

Svolgimento

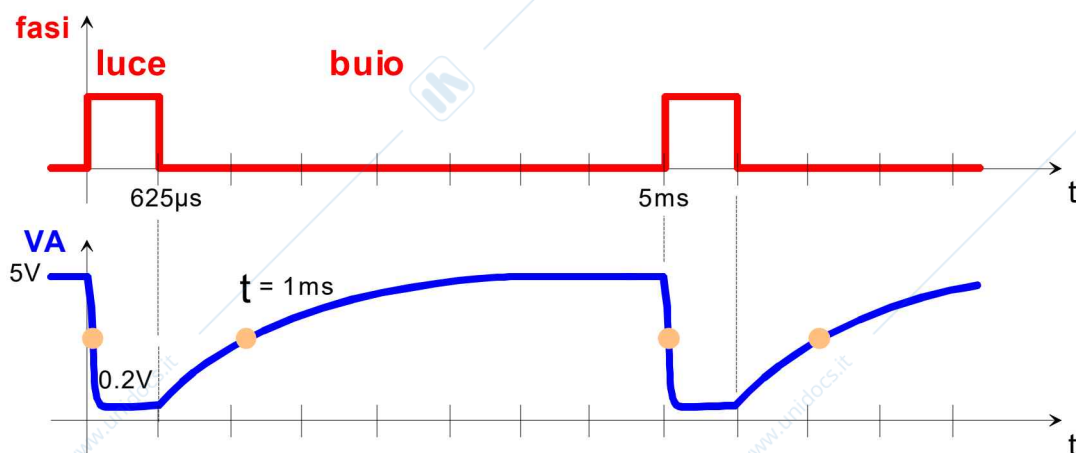
a)

Quando il foro si trova allineato tra il LED ed il fototransistore, quest'ultimo conduce corrente; il potenziale al suo collettore passa dal livello *high*, $5V$, a quello *low*, $\gg 0.2V$. Per fare sì che ciò accada è necessario che il fototransistore vada in saturazione, ossia che la sua corrente di collettore sia almeno di $(5-0.2)/10k=480\mu A$.

Oltre alla corrente richiamata dalla resistenza da $10k\Omega$, in transitorio il fototransistore deve scaricare il condensatore. Per avere un'idea del valore di corrente richiesta è necessario stabilire la rapidità con cui si vuole fare avvenire la scarica, secondo la legge:

$$i_{c,max} \geq 480\mu A + C \times \left. \frac{dV_c}{dt} \right|_{max}$$

Poiché il foro transita $12'000/60=200$ volte al secondo, esso permette il passaggio della luce ogni $1/200=5ms$. La durata della fase di luce sarà pari ad $1/8$ di tale tempo, ossia $625\mu s$. Volendo che il condensatore si scarichi in meno di un decimo di tale tempo, sarà necessario che il transistor richiami almeno una corrente $i_c > 480\mu A + 100nF \times 5V/62.5\mu s = 8.5mA$. Invece, durante la fase di buio, il fototransistore si interdice e la tensione sul collettore risale verso $5V$, con una costante di tempo pari a $10k\Omega \times 100nF = 1ms$. L'andamento della tensione sul collettore è mostrata in figura.



La tabella della verità di un ex-or, come quelli impiegati nell'esercizio è semplice, l'uscita è 1 quando solamente un ingresso è a livello 1. Ossia:

| A | B | Out |
|---|---|-----|
| 0 | 0 | 0 |
| 0 | 1 | 1 |
| 1 | 0 | 1 |
| 1 | 1 | 0 |

Detto in altro modo: se un ingresso dei due è sempre connesso a livello low, l'uscita è la copia logica dell'ingresso; se invece un ingresso è sempre a livello high, l'uscita è la negazione dell'ingresso.

Nel caso in esame, l'uscita del primo ex-or diventerà bassa tutte le volte che la tensione sul collettore del transistor scende al di sotto della soglia logica *low*, ossia circa intorno a 2.5V, per le porte CMOS. Questi punti di commutazione sono stati indicati nel grafico precedente, per dare una migliore idea della non contemporaneità dell'arrivo o scomparsa della luce, con la corrispondente transizione *high@low* o *low@high* dell'uscita del primo ex-or. La forma d'onda è mostrata nella pagina seguente; naturalmente si nota che la porta logica ha squadrato i fronti di commutazione.

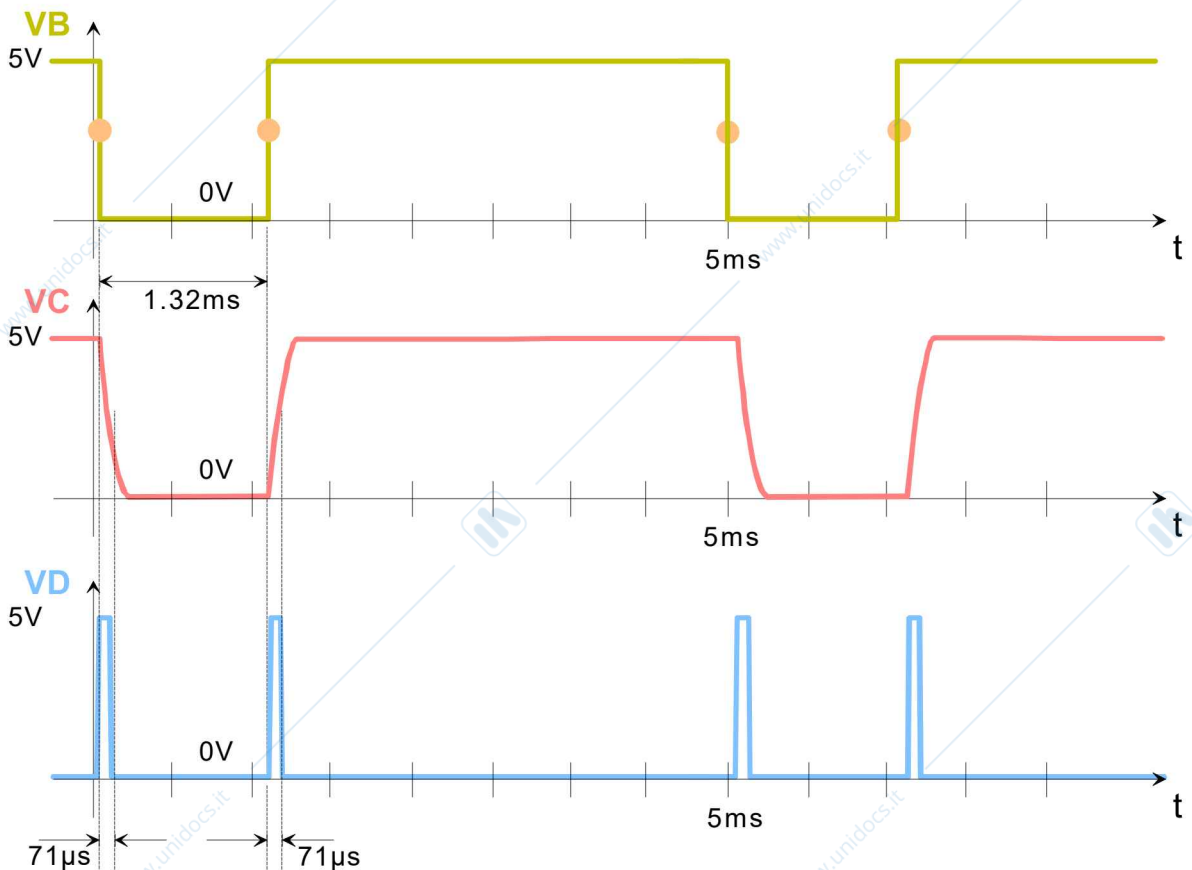
Il tempo che una carica esponenziale ci impiega per raggiungere la metà del valore di regime è ricavabile dall'espressione:

$$v_c(t) = 5V \times \left(1 - e^{-t/\tau}\right)$$

da cui si ricava il valore:

$$t_{2.5V} = \tau \times \ln \frac{5V}{2.5V} = 1ms \times 0.69 = 0.69ms$$

Supponendo la commutazione high-low quasi istantanea (ritardo di alcuni microsecondi) con la comparsa della luce, si ricava che la durata della fase bassa dell'uscita della prima ex-or dura circa $625\mu s + 0.69ms = 1.32ms$.

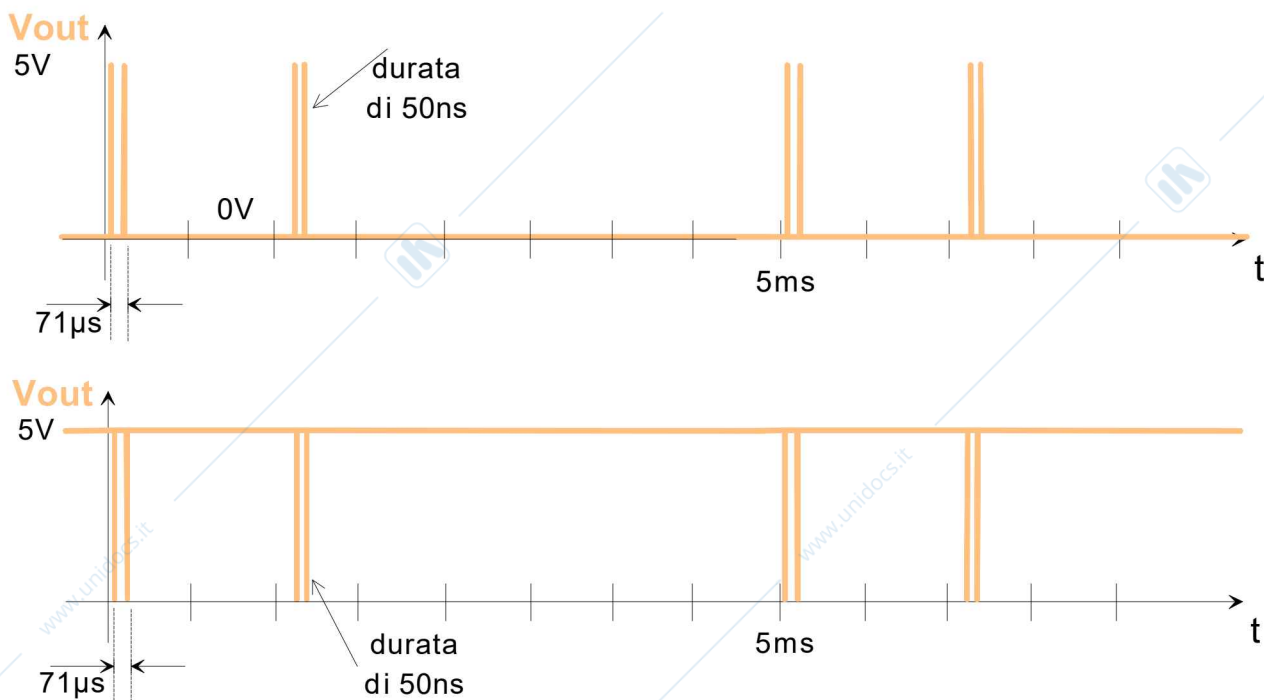


Non appena l'uscita B commuta, il secondo ex-or commuterà di conseguenza, poiché l'altro suo

ingresso è ancora mantenuto a livello high dal condensatore. La rete RC , infatti, determina una carica/scarica del condensatore con costante di tempo pari a $2.2k \times 47n = 103.4 \mu s$. Vorrà dire che il segnale B giungerà istantaneamente ad un ingresso della seconda ex-or, mentre l'altro ingresso sarà smussato dalla rete RC e ritardato. Continuando a considerare pari a $2.5V$ la soglia di scatto delle porte CMOS, possiamo ricavare il ritardo con cui la seconda porta vedrà ai suoi ingressi lo stesso segnale logico, $t_{2.5V} = \tau \times 0.69 = 103.4 \mu s \times 0.69 = 71 \mu s$. I corrispondenti andamenti sono mostrati nella figura seguente.

A regime, i due ingressi saranno sempre uguali e, dunque, l'uscita D sarà sempre a livello *low*. E' solo durante il transitorio del segnale B che compare questo effetto, che si manifesta come una repentina commutazione su D, ogni volta che il livello B commuta, come mostrato nella pagina precedente.

Il terzo ex-or determina un effetto simile; anche lui, come la rete RC , causa un ritardo. Questa volta il ritardo è proprio pari al tempo di propagazione all'interno della porta logica, che per la famiglia CMOS è dell'ordine di alcune decine di nanosecondi, ad esempio $50ns$. Vorrà dire che il segnale D giungerà in E con un ritardo di $50ns$, imponendo all'uscita del quarto ed ultimo ex-or un impulso ogni volta che D cambia livello. Se il segnale di controllo S è a livello logico *low* ($S=0$), tutto si comporterà come nel caso precedente, e l'uscita del circuito sarà data da un doppio impulso ogni volta che compare o scompare la luce.



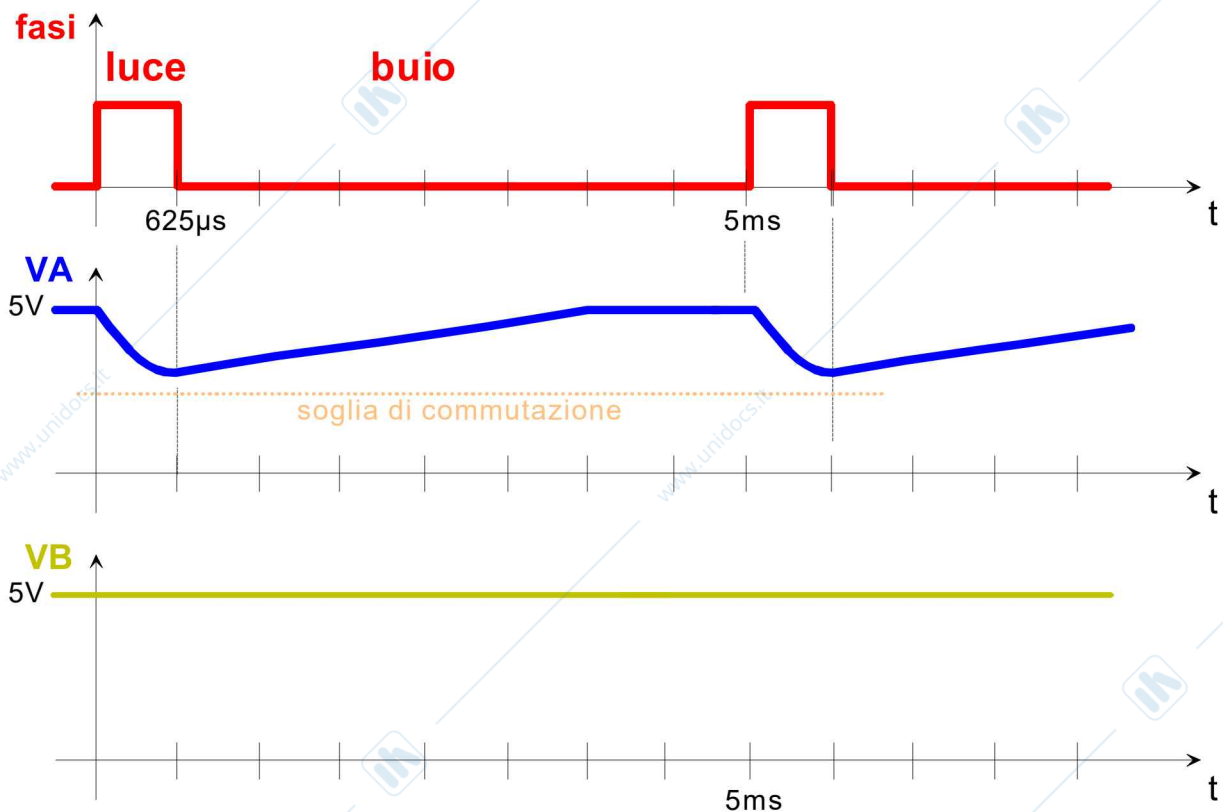
Invece, se $S=1$ il terzo ex-or inverte il segnale di ingresso; quindi a regime agli ingressi del quarto ex-or ci saranno sempre segnali logici opposti e l'uscita out sarà, a regime, a livello *high*. E' solamente nei transitori, gli stessi visti in precedenza, che l'uscita commuterà con brevi impulsi della durata di $50ns$, pari al tempo di propagazione dei segnali all'interno del terzo ex-or. L'andamento temporale sarà quindi simile al precedente, ma tutto negato.

Naturalmente, per potere vedere questi rapidissimi glitch è necessario disporre di un oscilloscopio analogico veloce o, addirittura di uno digitale campionatore, con un tasso di campionamento di almeno alcuni punti, diciamo 5, nei $50ns$ di durata del glitch, ossia di almeno $5/50ns = 100Mps$.

4 b)

La resistenza R deve essere scelta in modo da fare accendere il LED ad una intensità sufficiente da

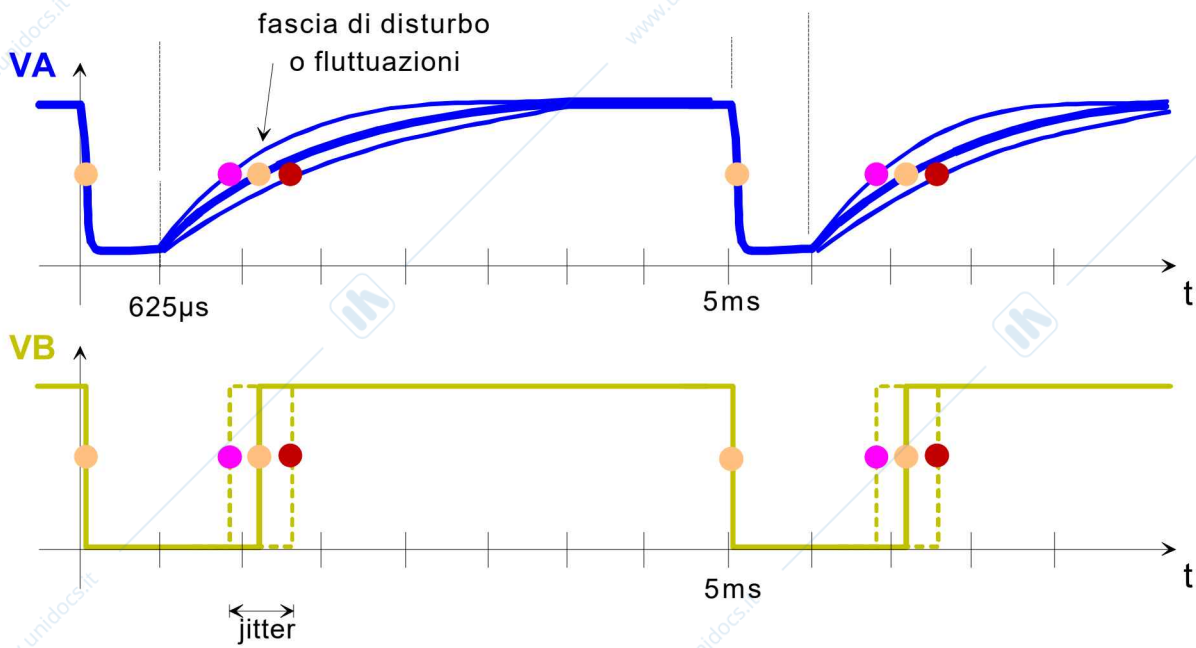
mandare in saturazione il fototransistore, ossia da fargli assorbire almeno $8.5mA$, come visto all'inizio del punto precedente. Se così non fosse, il fronte di scarica del condensatore risulterebbe più lento di quanto finora supposto. Ciò potrebbe addirittura causare il mancato scatto della logica, come mostrato nella figura seguente.



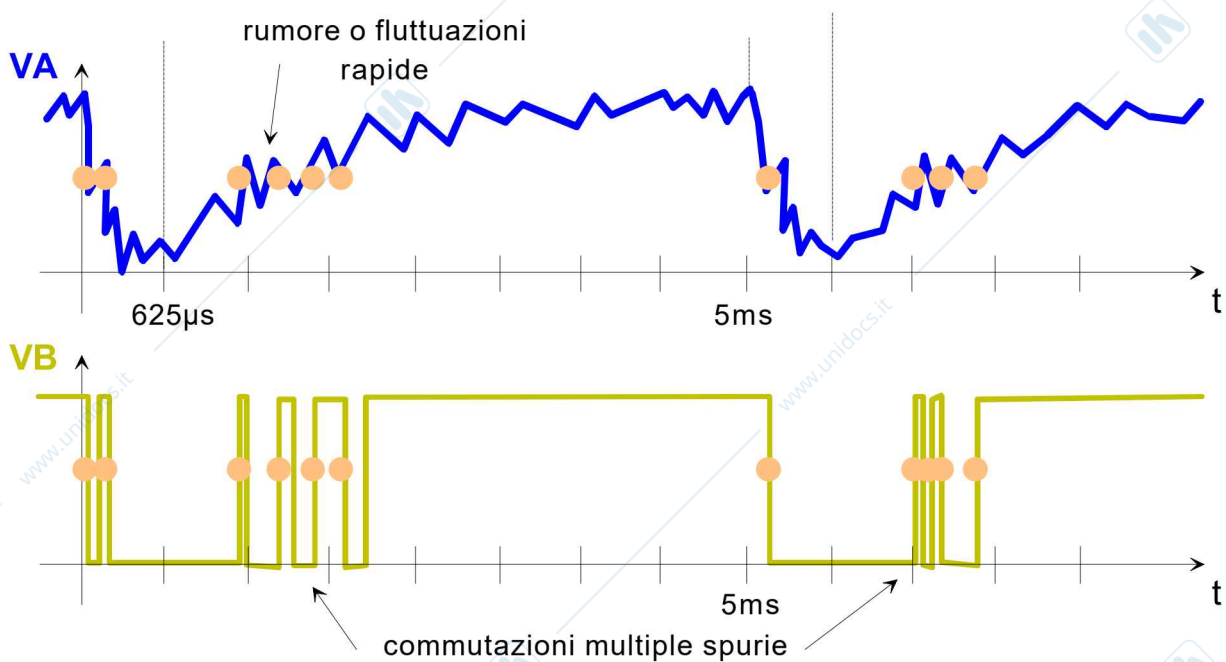
La corrente nel LED dipenderà dalla sua luminosità, dalla distanza dal fototransistore e dalla visibilità ottica tra i due, in base all'ambiente di impiego. Comunque non potrà superare diverse decine di milliampere, pena la distruzione del LED, a meno di non usare LED particolari di alta potenza. Un valore iniziale di tentativo potrebbe essere $R=330\Omega$, che forza nel LED una corrente ragionevole di circa $(5-1)/330=12mA$.

Un altro problema del circuito, finora trascurato, è dovuto alla commutazione lenta di alcuni segnali, quali ad esempio entrambe le tensioni ai capi dei condensatori, applicate in ingresso alle porte logiche. Un qualunque disturbo, fluttuazione o, più semplicemente, rumore sovrapposto alla carica/scarica esponenziale potrebbe fare commutare decisamente la porta. Infatti, tale lentezza nell'attraversare la soglia di scatto può determinare una vera e propria indecisione di scatto o, addirittura, delle commutazioni multiple.

Nel primo caso si avrà un elevato jitter temporale tra le diverse fasi di luce/buio, come mostra la figura seguente. Se l'applicazione non richiede di misurare precisamente l'istante di scatto dell'uscita, questo effetto può tranquillamente essere ignorato.



L'altro effetto è molto più deleterio perché causa delle vere e proprie commutazioni dell'uscita B e, quindi, delle successive, proprio come se fossero state originate da un segnale utile di luce. Tale fenomeno è mostrato semplicemente nella seguente figura. L'effetto è sicuramente disastroso, poiché porta un errato conteggio dell'effettivo numero di giri della ruota.



Per migliorare la reiezione ai disturbi si dovrebbero usare porte con ingressi a Trigger di Schmidt, oltre a curare bene l'alimentazione del circuito, lo sbroglio del layout (ossia il posizionamento dei componenti sul circuito stampato), eventuali schermi e piani di massa.