

Fondamenti di Elettronica – Ing. AUTOMATICA - AA 2013/2014

Secondo appello – 21 Luglio 2014

Indicare chiaramente la domanda a cui si sta rispondendo. Ad esempio 1a) ...

Esercizio 1: Dati:

$$V_{DD}=3.3V$$

$$C'_{ox} = 5 \text{ fF}/\mu\text{m}^2, V_{tn}=|V_{tp}|=0.8 \text{ V}$$

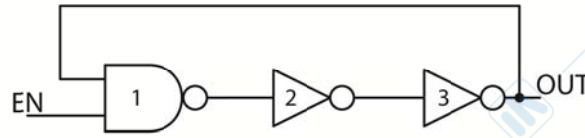
$$L=0.25 \mu\text{m}$$

Le porte 2 e 3 sono uguali con:

$$k_p=k_n = 1/2(\mu C'_{ox})(W/L) = 6.5 \mu\text{A}/\text{V}^2$$

$$W_N=12.5 \mu\text{m}, W_P = 25 \mu\text{m}.$$

Si consideri il circuito in figura realizzato in tecnologia CMOS:



- Calcolare i tempi di propagazione (0-50%) della porta 2 ipotizzando che venga comandata da un ingresso a gradino 0- V_{DD} (si calcoli il carico capacitivo della porta usando i dati forniti).
- Disegnare lo schema elettrico della porta 1. Dimensionare il W dei PMOS della rete di pull-up della porta 1 per avere tempi di propagazione (0-50%) simmetrici quando $EN=1$ (la rete di pull-down della porta 1 e' costituita da NMOS aventi lo stesso k delle porte 2,3).
- Calcolare l'eventuale frequenza di oscillazione dell'uscita OUT nelle due possibili configurazioni dell'ingresso EN. (si calcoli il carico capacitivo di ciascuna porta ed i rispettivi tempi di propagazione usando i dati forniti. In particolare, per la porta 1, assumere il dimensionamento dei PMOS calcolato al punto b).

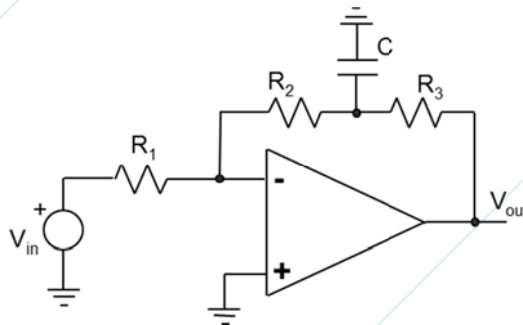
Esercizio 2: Si consideri l'amplificatore in figura:

Dati:

$$R_1=1 \text{ k}\Omega$$

$$R_2=R_3=2 \text{ k}\Omega$$

$$C=10 \text{ pF}$$



- Calcolare il guadagno V_{out}/V_{in} a bassa frequenza supponendo dapprima l'operazionale ideale e successivamente assumendo che esso presenti un guadagno costante $A_0=80\text{dB}$.
- Si introduca una resistenza R_x in serie al morsetto non invertente. Si determini il valore di R_x che compensi l'effetto delle correnti di polarizzazione sulla tensione di uscita V_{out} ($I_{bias} = 100 \text{ nA}$, entranti).
- Determinare la funzione di trasferimento $V_{out}/V_{in}(s)$ supponendo l'operazionale ideale. Tracciare il diagramma di Bode (modulo e fase) calcolando i punti significativi.
- Si supponga $A(s)=A_0/(1+s/\omega_0)$. Calcolare quale condizione deve soddisfare il prodotto guadagno-banda (GBWP) dell'operazionale in modo tale da garantire un margine di fase maggiore di 45 gradi.

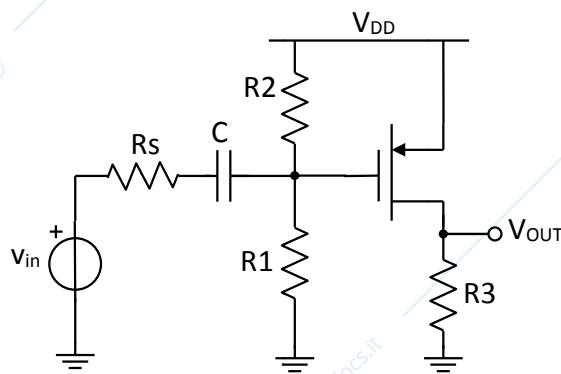
Esercizio 3: Si consideri l'amplificatore di segnale di figura.

$$R_s=1 \text{ k}\Omega,$$

$$C=1 \text{ nF}$$

$$R_1=100 \text{ k}\Omega, R_2=50 \text{ k}\Omega, R_3=5 \text{ k}\Omega$$

$$k=1\text{mA}/\text{V}^2, |V_T|=0.5\text{V}, V_{DD}=3\text{V}$$



- Determinare la polarizzazione del circuito
- Tracciare il diagramma di Bode (modulo e fase) del guadagno di piccolo segnale v_{out}/v_{in}
- La tensione di alimentazione V_{DD} ha un disturbo sinusoidale ampio $v_d=1\text{mV}$ a frequenza 50Hz: $V_{DD}(t)=3\text{V}+v_d(t)=3\text{V}+1\text{mV}\cdot\sin(2\pi\cdot 50\text{Hz}\cdot t)$. Calcolare l'effetto del disturbo sulla tensione di uscita.

Traccia della soluzione**ESERCIZIO 1**

- a) La capacità di carico della porta 2 corrisponde a quella di ingresso della porta 3: $C_{in3} = C'_{ox} \cdot (W_n + W_p) \cdot L = 47$ fF. Adottando l'approssimazione di MOS saturo, calcolo il tempo di propagazione H-L (l'altro è simmetrico): $t_{p2} \sim 0.5 \cdot C_{in3} \cdot V_{DD} / I_{sat}$, con $I_{sat} = k_n \cdot (V_{DD} - V_{tn})^2 = 40.625 \mu A$, da cui $t_{p2} \sim 1.9$ ns.
- b) porta NAND a due ingressi in tecnologia CMOS: consta di due nmos in serie e due pmos in parallelo. I dati della tecnologia CMOS, comuni per tutte le porte, sono disponibili (V_{dd} , C'_{ox} , L , V_{tn} , V_{tp}). Quando $EN=1$ la porta si riduce ad un inverter con pull-up attraverso un solo pmos e pull-down attraverso la serie di due nmos. Per avere tempi di propagazione simmetrici uguaglio i k equivalenti delle reti di pull-up e pull-down: $k_{p\#1} = 0.5 \cdot k_n = 0.5 \cdot 6.5 \mu A / V^2 = 3.25 \mu A / V^2$. Il $k_{p\#1}$ trovato differisce dai k_p delle porte 2, 3 solo per la diversa larghezza $W_{p\#1}$, che si calcola facilmente: $W_{p\#1} = W_p \cdot (k_{p\#1} / k_p) = W_p \cdot 0.5 = 25 \mu m / 2 = 12.5 \mu m$.
- c) Capacità di ingresso: $C_{in1} = C'_{ox} \cdot (W_n + W_{p\#1}) \cdot L = 31.25$ fF, $C_{in2} = C_{in3} = C'_{ox} \cdot (W_n + W_p) \cdot L = 47$ fF.
 Tempi di propagazione di ciascuna porta (approx. MOS saturo):
 $t_{p\#1} \sim 0.5 \cdot C_{in2} \cdot V_{DD} / (0.5 \cdot k_n \cdot (V_{DD} - V_{tn})^2) = 3.8$ ns
 $t_{p\#2} \sim 0.5 \cdot C_{in3} \cdot V_{DD} / (k_n \cdot (V_{DD} - V_{tn})^2) = 1.9$ ns (già calcolato prima)
 $t_{p\#3} \sim 0.5 \cdot C_{in1} \cdot V_{DD} / (k_n \cdot (V_{DD} - V_{tn})^2) = 1.3$ ns
 L'oscillazione si autosostiene solo quando $EN=1$: periodo = $2 \cdot (t_{p\#1} + t_{p\#2} + t_{p\#3}) = 14$ ns da cui $f = 1 / \text{periodo} = 143$ MHz.

ESERCIZIO 2

- a) a bassa frequenza abbiamo un'amplificatore in configurazione invertente. $G_{ideale} = -4$, $G_{loop} = -2000$ da cui $G_{reale} = -3.998$.
- b) Per compensare le correnti di polarizzazione si calcola l'effetto di I_{b+} e I_{b-} su V_{out} con la sovrapposizione degli effetti (in continua). Imponendo la condizione $V_{out} = 0$ e $I_{b+} = I_{b-} = I_{bias}$ si ottiene il valore cercato $R_x = R_1 / (R_2 + R_3) = 0.8$ k Ω indipendentemente dal valore medio (I_{bias}) delle correnti di polarizzazione.
- c) La $F_d T$ V_{out} / V_{in} (con A_0 infinito) presenta guadagno in continua $-(R_2 + R_3) / R_1 = -4$ e uno zero a $\omega_z = 1 / (C \cdot R_2 / R_3) = 1e8$ rad/s. I diagrammi di Bode sono elementari.
- d) Il G_{loop} in continua vale $A_0 \cdot R_1 / (R_1 + R_2 + R_3) = A_0 / 5$, oltre al polo dell'operazionale presenta un polo ω_p con costante di tempo $C \cdot (R_1 + R_2) / R_3$ ($\omega_p = 83.3$ Mrad/s). La condizione limite per avere un margine di 45 gradi è che G_{loop} attraversi l'asse 0dB a $\omega = \omega_p$, ovvero $A_0 \cdot \omega / 5 = \omega_p$ e quindi $GBWP = 5 \cdot \omega_p / (2 \cdot \pi) = 66.3$ MHz. Per valori di GBWP minori di 66.3 MHz il margine di fase sarà > 45 gradi.

ESERCIZIO 3

- a) $V_{sg} = 1V$, $I_d = 0.25mA$, $V_{out} = 1.25V$
 MOS saturo con $g_m = 1mS$
- b) $v_{out} / v_{in} = -g_m \cdot R_3 \cdot sC \cdot R_1 / (R_2 + (1 + sC(R_s + R_1)) \cdot R_2)$
 $v_{out} / v_{in} (0) = 0$
 $v_{out} / v_{in} (\infty) = -5 \cdot 0.971 = -4.86$
 $f_p = 4.6$ kHz
- c) La frequenza del disturbo è molto più bassa di quella del polo quindi il condensatore è approssimabile con un circuito aperto:
 $v_{sg} = v_d \cdot R_2 / (R_1 + R_2)$
 $v_{out}(t) = v_{sg}(t) \cdot g_m \cdot R_3 = v_d(t) \cdot 5/3 = 1.67mV \cdot \sin(2\pi \cdot 50Hz \cdot t)$