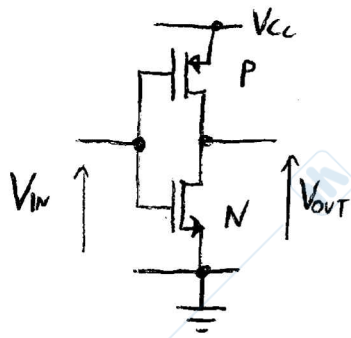


ESERCITAZIONE DEL 15/10/01

ES. 1) SI CONSIDERI IL SEGUENTE INVERTITORE CMOS:



TRANSISTORE N: $\frac{1}{2} \mu_n C_{ox} = 100 \frac{\mu A}{V^2}$

$$L_N = 0,8 \mu m$$

$$V_{TN} = 0,8 V$$

TRANSISTORE P: $\frac{1}{2} \mu_p C_{ox} = 30 \frac{\mu A}{V^2}$

$$L_P = 0,8 \mu m$$

$$V_{TP} = -0,8 V$$

SAPENDO CHE $V_{CC} = 5 V$ E CHE $W_N = 8 \mu m$, DIMENSIONARE LA LARGHEZZA DEL PMOS (W_P) PER AVERE UNA TENSIONE DI SOGLIA DI $V_{TH} = 1,5 V$.

ES. 2) DISEGNARE LA PORTA LOGICA CMOS CHE REALIZZI LA FUNZIONE LOGICA $y = \overline{A(B+C)}$

$$y = \overline{A(B+C)}$$

ESERCITAZIONE DEL 15/10/01

ES. 1 SOLUZIONE

ALLA SOGLIA DI COMMUTAZIONE ($V_{IN} = V_{TH}$) I DUE TRANSISTORI SONO IN SATURAZIONE E SONO CHIAMATI A CONDUARE LA STESSA CORRENTE:

$$I_{D_N} = I_{D_P} \Rightarrow \frac{1}{2} \mu_N C_{OX} \frac{W_N}{L_N} (V_{GS_N} - V_{TN})^2 = \frac{1}{2} \mu_P C_{OX} \frac{W_P}{L_P} (V_{GS_P} - V_{TP})^2$$

DOVE

$$V_{GS_N} = V_{IN} = V_{TH}$$

$$V_{GS_P} = V_{IN} - V_{CC} = V_{TH} - V_{CC}$$

$$\frac{1}{2} \mu_N C_{OX} \frac{W_N}{L_N} (V_{TH} - V_{TN})^2 = \frac{1}{2} \mu_P C_{OX} \frac{W_P}{L_P} (V_{TH} - V_{CC} - V_{TP})^2$$

RISOLVENDO PER $\frac{W_P}{L_P}$:

$$\frac{W_P}{L_P} = \frac{\frac{1}{2} \mu_N C_{OX} \frac{W_N}{L_N} (V_{TH} - V_{TN})^2}{\frac{1}{2} \mu_P C_{OX} \frac{W_N}{L_N} (V_{TH} - V_{CC} - V_{TP})^2}$$

$$\frac{W_P}{L_P} \approx \frac{100 \frac{\mu A}{V^2} \cdot 8 \mu m}{30 \frac{\mu A}{V^2} \cdot 0,8 \mu m} \frac{(1,5V - 0,8V)^2}{(1,5V - 5V + 0,8V)^2} \approx 2,24$$

DA CUI

$$W_P = \frac{W_P}{L_P} \cdot L_P \approx 2,24 \cdot 0,8 \mu m \approx 1,79 \mu m$$

ESERCITAZIONE DEL 15/10/01

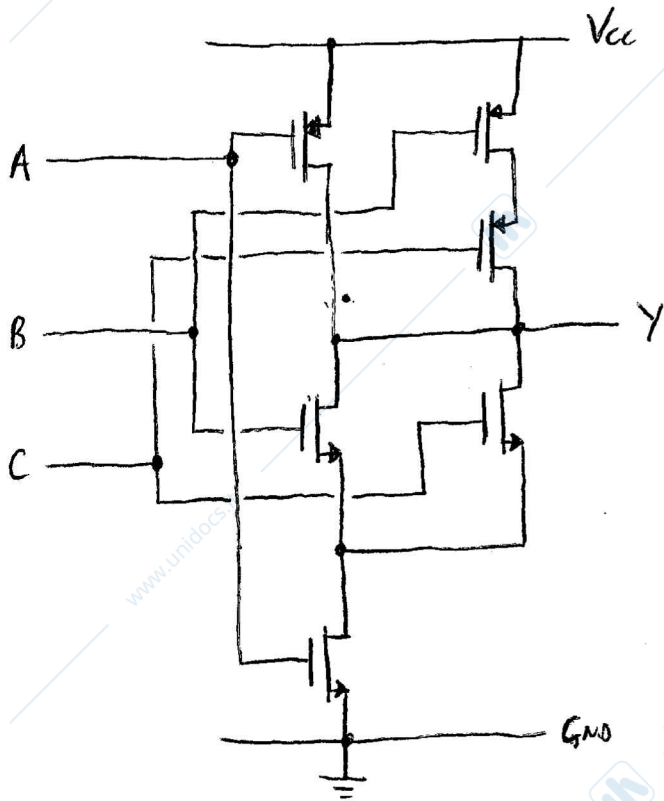
ES 2) SOLUZIONE

LA FUNZIONE LOGICA $Y = \overline{A(B+C)}$ HA LA SEGUENTE TABELLA DELLE VERITÀ:

A	B	C	Y
0	0	0	1
0	0	1	1
0	1	0	1
0	1	1	1
1	0	0	1
1	0	1	0
1	1	0	0
1	1	1	0

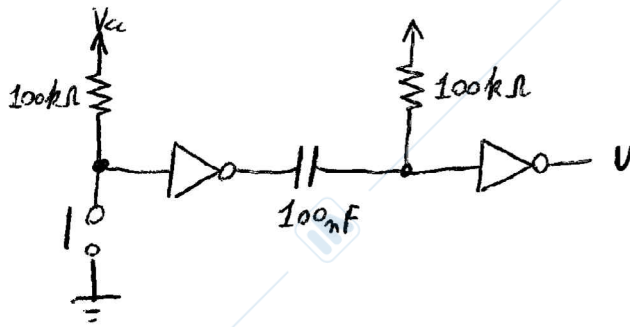
DA CUI: L'USCITA Y È ALTA SE: $A=0$
oppure
 $B=0$ e $C=0$

L'USCITA Y È BASSA SE:
 $A=1$ e $(B=1$ oppure $C=1)$



ESERCITAZIONE DEL 18/10/01

ES. 1) SI CONSIDERI IL CIRCUITO:



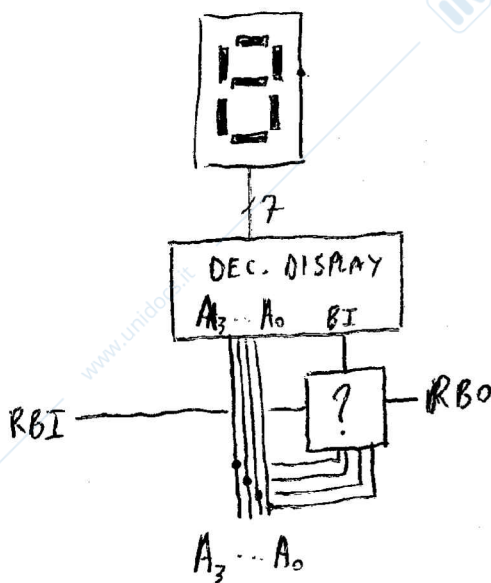
$V_{CC} = 5V$

PORTE LOGICHE CMOS

$V_{TH} = 2,5V$

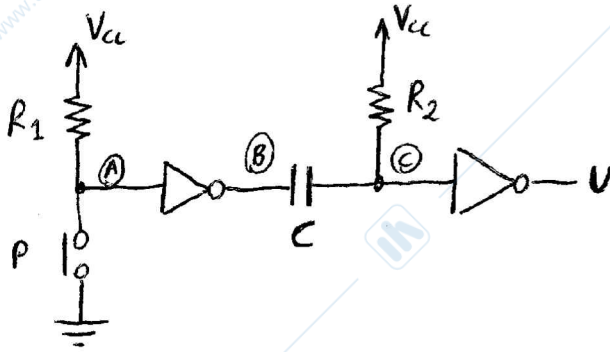
TRACCIARE L'ANDAMENTO TEMPORALI DELLE TENSIONI NEL CIRCUITO ALL'APERTURA E ALLA CHIUSURA DEL PULSANTE (TRASCURARE I RIMBALZI)

ES. 2) PROGETTARE LA RETE LOGICA CHE IMPLEMENTI IL RIPPLE-BLANKING PER UN DECODIFICATORE BINARIO - DISPLAY 7 SEG. AVENTE L'INGRESSO DI BLANKING-INPUT (SE "1" SPEGNE IL DISPLAY)

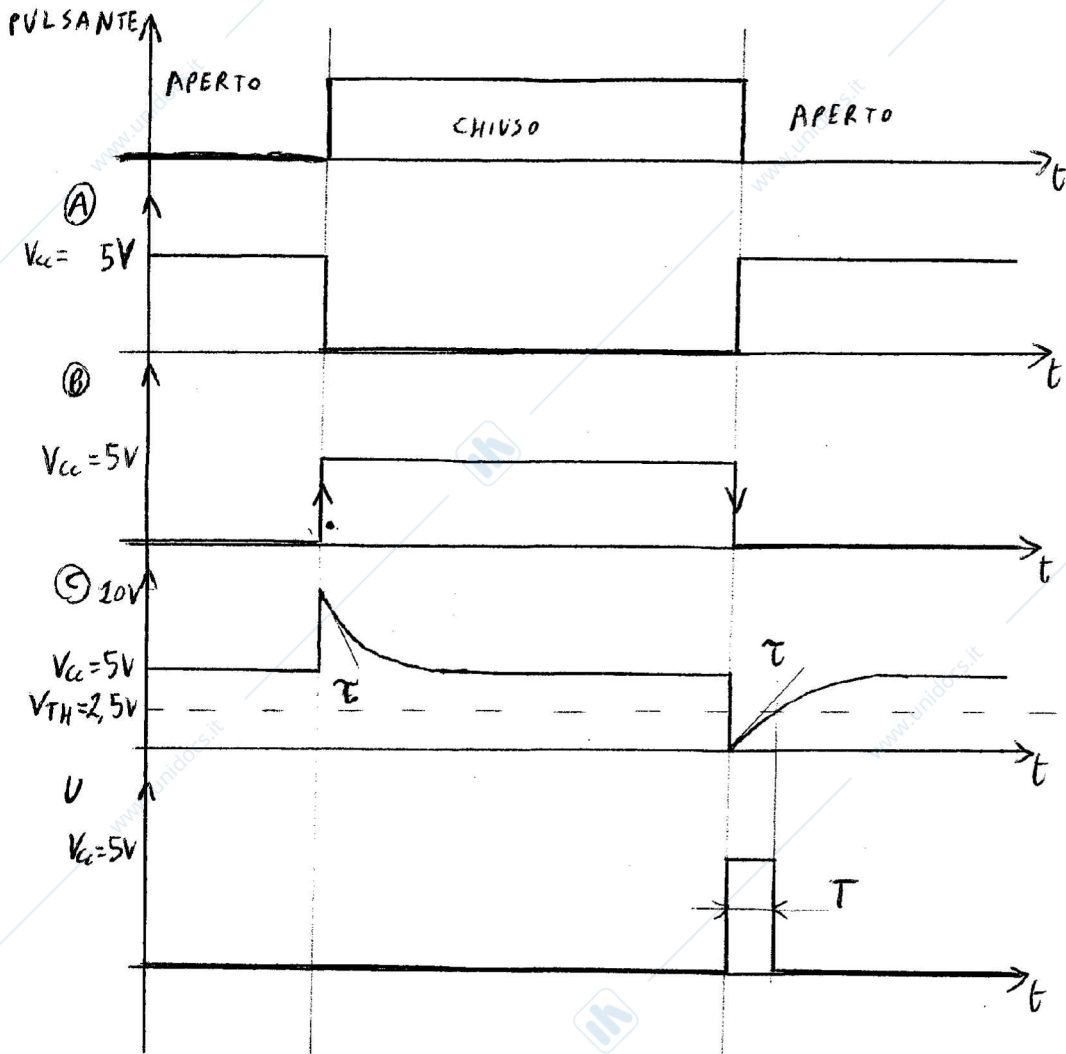


ESERCITAZIONE DEL 18/10/01

ES 1 SOLUZIONE



$R_1 = 100\text{ k}\Omega$
 $R_2 = 100\text{ k}\Omega$
 $C = 100\text{ nF}$
 $V_{cc} = 5\text{ V}$
 $V_{TH} = 2,5\text{ V}$



$$\tau = R_2 C = 10\text{ ms}$$

$$T \approx 0,63\tau = \approx 6,3\text{ ms}$$

ALL'APERTURA DEL PULSANTE, IL CIRCUITO FORNISCE UN IMPULSO DI DURATA $6,3\text{ ms}$

ESERCITAZIONE DEL 18/10/09

ES 2 SOLUZIONE

LA RETE LOGICA DEVE SPEGNERE IL DISPLAY (BI = "1") QUANDO RBI = "1" E LA CIFRA DA VISUALIZZARE È "0" (CIOÈ $A_3=0, A_2=0, A_1=0, A_0=0$) E DEVE PORRE L'USCITA RBO A "1". IN TUTTE LE ALTRE CONDIZIONI,

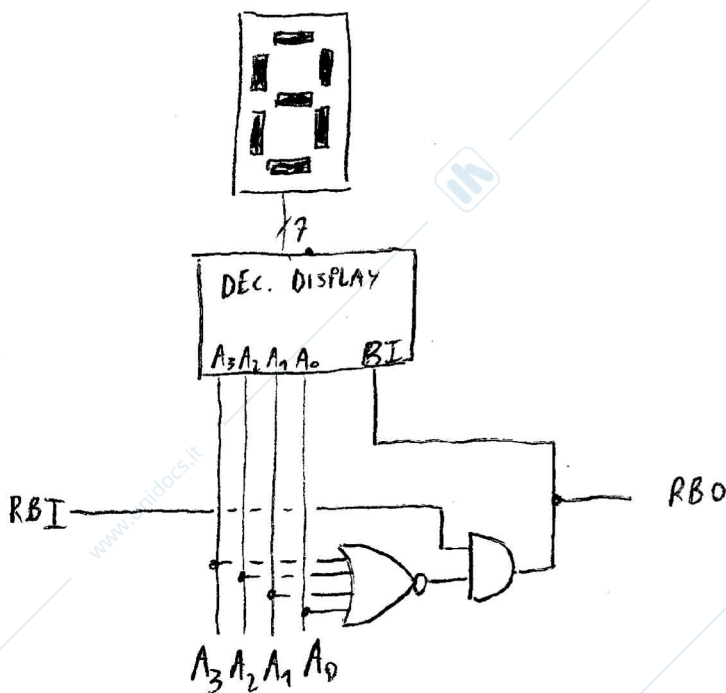
BI = "0" E RBO = "0"

A_3	A_2	A_1	A_0	RBI	RBO	BI
X	X	X	X	0	0	0
0	0	0	0	1	1	1
TUTTE LE ALTRE COMBINAZIONI				1	0	0

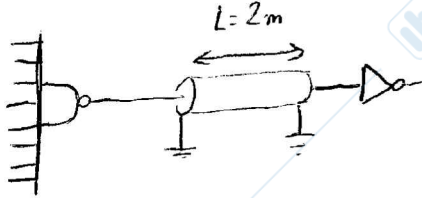
PERCIÒ:

$$RBO = RBI \overline{(A_3 + A_2 + A_1 + A_0)}$$

$$BI = RBO$$



UNA NAND A 8 INGRESSI PILOTA UN CAVO COASSIALE DI LUNGHEZZA 2m AL TERMINE DEL QUALE È POSTO UN INVERTITORE, COME MOSTRATO IN FIGURA.



$$C_{IN} = 3 \text{ pF}$$

$$V_{CC} = 5V$$

$$V_{TH} = \frac{V_{CC}}{2} = 2,5V$$

MODELLIZZANDO IL CAVO COASSIALE COME UN SEMPLICE CARICO CAPACITIVO DI $\frac{60 \text{ pF}}{m} \cdot L$, CALCOLARE LA MASSIMA FREQUENZA DI COMUTAZIONE

AMMISSIBILE ALL'USCITA DELLA NAND (UTILIZZARE LE CARATTERISTICHE DI USCITA RIPORTATE) SAPEENDO CHE LA CAPACITÀ DI CARICO EQUIVALENTE DELLA LOGICA INTERNA DELLA NAND È $C_{PD} \approx 22 \text{ pF}$, CALCOLARE LA POTENZA DISSIPATA DALLA NAND ALLA MASSIMA FREQUENZA.

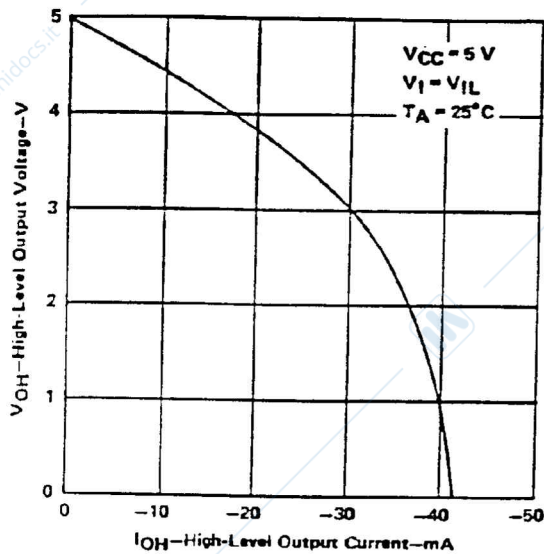


Figure 39. Typical Values for VOH

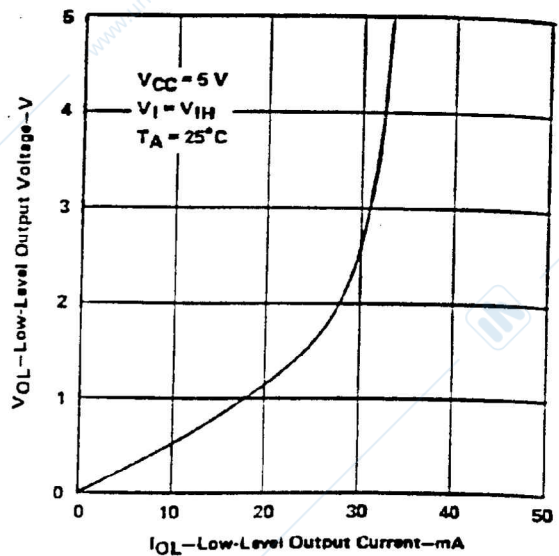


Figure 40. Typical Values for VOL

SOLUZIONE

IL CARICO CAPACITIVO COMPLESSIVO DELLA NAND VALE:

$$C_{L_{NAND}} \approx C_{IN} + C_{COAX} = C_{IN} + \frac{60 \text{ pF}}{\text{m}} \cdot L = 3 \text{ pF} + \frac{60 \text{ pF}}{\text{m}} \cdot 2 \text{ m} = 123 \text{ pF}$$

INVERTITORE

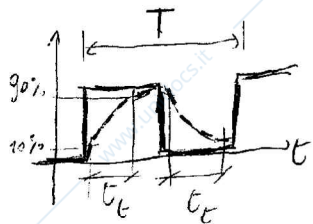
LA MASSIMA FREQUENZA DI COMMUTAZIONE DELLA NAND È PARI A:

$$f_{\text{MAX}} \approx \frac{1}{2 t_c} \approx \frac{1}{2 \cdot 2 t_{PD}}$$

DOVE

t_c : TEMPO DI TRANSIZIONE DELL'USCITA

t_{PD} : TEMPO DI PROPAGAZIONE DELLA NAND



$$t_c \approx 2 t_{PD}$$

CALCOLO DEL TEMPO DI PROPAGAZIONE:

DALLE CARATTERISTICHE DI USCITA,

$I_{OH} = 42 \text{ mA}$ PER $V_{OH} = 0 \text{ V}$

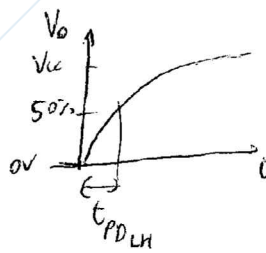
$I_{OH} = 34 \text{ mA}$ PER $V_{OH} = 2,5 \text{ V}$

$$\bar{I}_{OH} \approx \frac{42 + 34}{2} \text{ mA} \approx 38 \text{ mA}$$

$I_{OL} = 33 \text{ mA}$ PER $V_{OL} = 5 \text{ V}$

$I_{OL} = 29 \text{ mA}$ PER $V_{OL} = 2,5 \text{ V}$

$$\bar{I}_{OL} \approx \frac{33 + 29}{2} \text{ mA} \approx 31 \text{ mA}$$



$$t_{PD,HL} \approx \frac{C_L \cdot V_{CC}}{2 \cdot \bar{I}_{OH}} \approx 8,1 \text{ ns}$$

$$t_{PD,HL} = \frac{C_L V_{CC}}{2 \bar{I}_{OL}} \approx 9,9 \text{ ns}$$

$$t_{PD} \approx \frac{t_{PD,HL} + t_{PD,HL}}{2} \approx 9 \text{ ns} \Rightarrow f_{\text{MAX}} \approx \frac{1}{2 \cdot 2 t_{PD}} = 28 \text{ MHz}$$

TRASCURANDO LA POTENZA DI CROSS-CONDUZIONE E LA POTENZA STATICA, LA POTENZA DISSIPATA DALLA NAND VALE:

$$P_D = C_L V_{CC}^2 f + C_{PD} V_{CC}^2 f = 0,102 \text{ W}$$

DEL CALCOLO
 ↑ V_{CC} USATA SOLO AI FINI DELLA POTENZA DINAMICA!

CALCOLARE IL NUMERO MASSIMO DI INGRESSI CHE UN BUFFER HCMOS ($R_{OH} \approx 26 \Omega$, $R_{OL} \approx 23 \Omega$) PUÒ PILOTARE AD UNA FREQUENZA DI FUNZIONAMENTO DI $f = 10 \text{ MHz}$, SAPENDO CHE CIASCUN INGRESSO AGGIUNTIVO COMPORTA UNA CAPACITÀ DI CARICO DI 5 pF , DOVUTA ALLA PORTA LOGICA, E 2 pF DOVUTO AI COLLEGAMENTI.

CALCOLARE, INFINE, IL NUMERO DI INGRESSI PILOTABILI SE SI VUOLE LIMITARE LA POTENZA DISSIPATA A 20 mW . ($C_{PD} \approx 35 \text{ pF}$, $V_{CC} = 5 \text{ V}$)

SOLUZIONE:

PER AVERE UN CORRETTO FUNZIONAMENTO A 10MHz,

$$t_t < \frac{1}{2f} \approx 50ns$$

IL TEMPO DI TRANSIZIONE DELL'USCITA DEL BUFFER È LEGATO ALLA CAPACITÀ DI CARICO E ALLA RESISTENZA DI USCITA DEL BUFFER:

$$t_t \approx 2,2 R_o C_L$$

LA TRANSIZIONE CON R_o MAGGIORE LIMITERÀ MAGGIORMENTE LA MASSIMA FREQUENZA.

$$t_t \approx 2,2 R_{OH} C_L \Rightarrow C_{LMAX} = \frac{t_t}{2,2 R_{OH}} = 874 pF$$

CHE CORRISPONDE A:

$$N_{INPUT} = \frac{C_{LMAX}}{5pF + 2pF} = 124,9 \Rightarrow$$

IL BUFFER RIESCE A PILOTARE FINO A 124 INGRESSI

LA POTENZA DISSIPATA DAL BUFFER VALE, TRASCURANDO LA POTENZA DI CROSS-COND.:

$$P_{DISS} = f V_{CC}^2 C_L + f V_{CC}^2 C_{PD}$$

DA CUI:

$$C_{LMAX} = \frac{P_{DISS} - f V_{CC}^2 C_{PD}}{f V_{CC}^2} = 45pF \Rightarrow N_{INPUT} = 6$$

PER LIMITARE
 $P_{DISS} \approx 20mW$