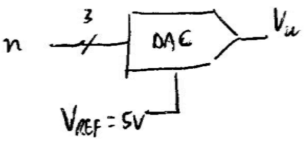
ESERCITAZIONE DEL 10/01/02

UN DAC A 3BIT, PILOTATO CON $V_{REF} = 5V$, PRESENTA LA SEGUENTE CARATTERISTICA



n	V_u
0	0,01 V
1	0,7V
2	1,0 V
3	1,7V
4	2,6V
5	3,4V
6	3,9 V
7	4,5V

1) VERIFICARE LA MONOTONICITÀ DEL DAC
2) CALCOLARE LA NON LINEARITÀ INTEGRALE
3) CALCOLARE LA NON LINEARITÀ DIFFERENZIALE

SOLUZIONE

1) All'aumentare del numero in ingresso n, la tensione di uscita aumenta sempre, perciò il DAC è MONOTONO

2) Il valore teorico della tensione in uscita al DAC è:

$$V_u\Big|_{TH} = V_{REF}\,\frac{n}{2^{N_{BIT}}} = 5V\cdot\frac{n}{2^3} = \underbrace{0{,}625V}_{V_{LSB}}\cdot n$$

CALCOLO gli scostamenti di V_u dal valore teorico:

n	V_u	$V_u\|_{TH}$	$V_u - V_u\|_{TH}$
0	0,01V	0V	0,01V
1	0,7V	0,625V	0,075V
2	1,0V	1,25V	-0,25V
3	1,7V	1,875V	-0,175V
4	2,6V	2,5V	0,1V
5	3,4V	3,125V	0,275V
6	3,9V	3,75V	0,15V
7	4,5V	4,375V	0,125V

I massimi scostamenti sono:

$$INL = \begin{matrix} +0{,}275V \\ -0{,}25V \end{matrix}$$

Riportato in LSB:

$$+INL = \frac{0{,}275V}{0{,}625V} = 0{,}44\ LSB$$

$$-INL = \frac{-0{,}25V}{0{,}625V} = -0{,}40\,LSB$$

Perciò, la non linearità integrale, definita come il massimo scostamento dalla tensione di uscita ideale, è:

$$INL = \begin{matrix} +0{,}44LSB \\ -0{,}40LSB \end{matrix} = \pm\, 0{,}44LSB$$

3) Per calcolare la non linearità differenziale occorre calcolare l'ampiezza dei "salti" di tensione tra i e $i+1$:

$V_u|_{n=1} - V_u|_{n=0} = 0{,}69V$

$V_u|_{n=2} - V_u|_{n=1} = 0{,}3V$

$V_u|_{n=3} - V_u|_{n=2} = 0{,}7V$

$V_u|_{n=4} - V_u|_{n=3} = 0{,}9V$

$V_u|_{n=5} - V_u|_{n=4} = 0{,}8V$

$V_u|_{n=6} - V_u|_{n=5} = 0{,}5V$

$V_u|_{n=7} - V_u|_{n=6} = 0{,}6V$

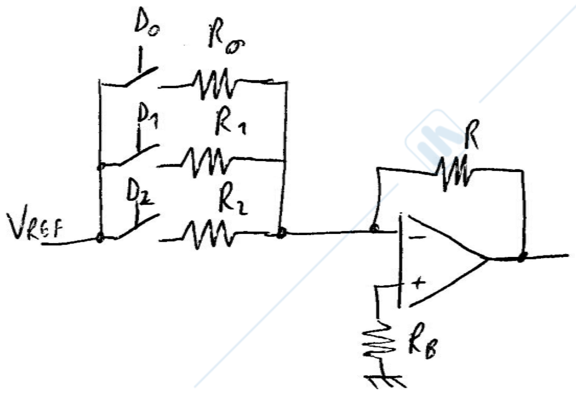
In teoria l'ampiezza di questi "salti" dovrebbe essere pari a V_{LSB}.
La non linearità differenziale è il massimo scostamento di tale ampiezza dal valore teorico

$$DNL = \begin{matrix} 0{,}9V - V_{LSB} \\ 0{,}3V - V_{LSB} \end{matrix} = \begin{matrix} 0{,}275V \\ -0{,}325V \end{matrix}$$

Rapportato in LSB

$$DNL = \begin{matrix} +0{,}\cancel{44} \\ -0{,}52 \end{matrix} LSB = \pm 0{,}52 LSB$$

1) PROGETTARE UN DAC A 3 BIT CON ARCHITETTURA $2^n R$

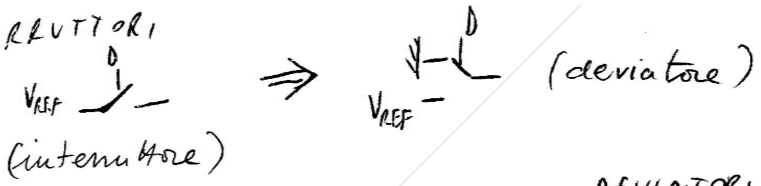


D_0 : BIT MENO SIGNIFICATIVO

$R = 10\,k\Omega$

$V_{REF} = 5V$

2) CALCOLARE IL VALORE DI R_B PER ANNULLARE L'EFFETTO DELLE CORRENTI DI BIAS INDICANDO SE É NECESSARIO MODIFICARE GLI INTERRUTTORI



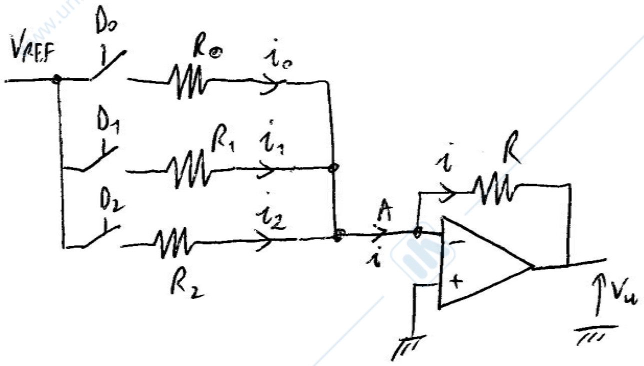
3) NEL CIRCUITO MODIFICATO CON I DEVIATORI, CALCOLARE L'EFFETTO DI UN OFFSET DI 5mV DELL'OPERAZIONALE

4) GLI INTERRUTTORI VENGONO REALIZZATI MEDIANTE TRANSISTORI MOS. QUANDO SONO IN CONDUZIONE, PRESENTANO UNA $R_{on} = 1\,k\Omega$. VALUTARE L'EFFETTO DELLA R_{on} SULLA CARATTERISTICA DI USCITA DEL DAC

5) INDICARE COME É POSSIBILE RENDERE BIPOLARE L'USCITA DEL DAC (CIOÉ DA $-\frac{V_{REF}}{2}$ A $\frac{3}{8} V_{REF}$)

SOLUZIONE

1)



Per la retroazione, $V^+ = V^- \Rightarrow V_A = 0V$

Perciò

$$i_0 = \frac{V_{REF}}{R_0} \cdot D_0$$

$$i_1 = \frac{V_{REF}}{R_1} D_1$$

$$i_2 = \frac{V_{REF}}{R_2} D_2$$

$$V_u = -i \cdot R = -V_{REF}\, R \left(\frac{D_0}{R_0} + \frac{D_1}{R_1} + \frac{D_2}{R_2} \right)$$

Il bit più significativo dovrà avere peso $\frac{1}{2}$, cioè $\frac{R}{R_2} = \frac{1}{2}$, mentre il bit D_1 dovrà avere peso $\frac{1}{4}$, cioè $\frac{R}{R_1} = \frac{1}{4}$ e D_0 $\frac{R}{R_0} = \frac{1}{8}$

In questo modo,

$$\boxed{V_u} = -V_{REF} \left(\frac{D0}{2^3} + \frac{D1}{2^2} + \frac{D2}{2^1} \right) = -\frac{V_{REF}}{2^3} \overbrace{\left(D_0 \cdot 2^0 + D_1 \cdot 2^1 + D_2 \cdot 2^2 \right)}^{\text{numero } n} =$$

$$= \boxed{-\frac{V_{REF}}{2^3} \cdot n}$$

Perciò

$R_0 = 8R = 80k\Omega$

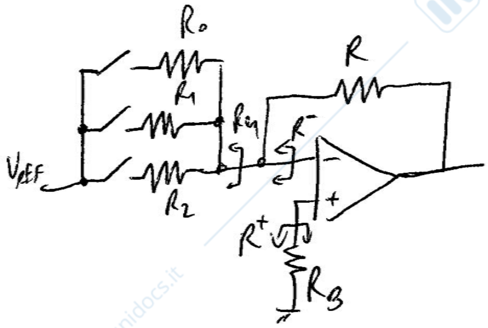
$R_1 = 4R = 40k\Omega$

$R_2 = 2R = 20k\Omega$

$$1 \times LSB = \frac{V_{REF}}{2^3} = \frac{5V}{8} = \underline{\underline{625mV}}$$

2) In un amplificatore a operazionale, per annullare l'effetto delle correnti di bias, le resistenze viste dagli ingressi + e − dell'opamp devono essere uguali.

Nel nostro caso:



$R^+ = R^-$

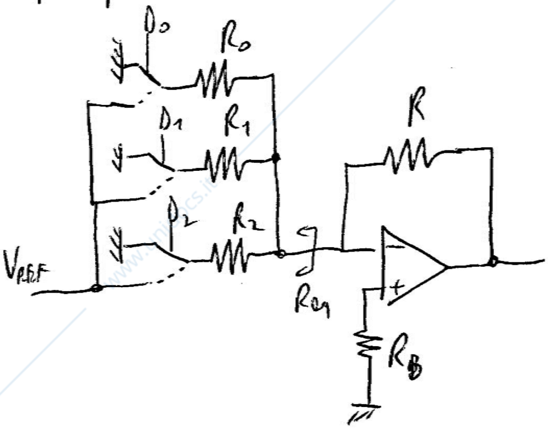
$R^+ = R_B$

$R^- = R \,//\, R_{eq}$

$$R_{eq} = \frac{1}{\frac{1}{R_0}D_0 + \frac{1}{R_1}D_1 + \frac{1}{R_2}D_2} = \begin{cases} \infty & \text{per } D_0 = D_1 = D_2 = 0 \\ 11{,}43\,k\Omega & \text{per } D_0 = D_1 = D_2 = 1 \end{cases}$$

Per poter compensare l'effetto di I_{BIAS}, R_{eq} deve essere costante!

Modifico il circuito nel seguente modo:



In questo caso $R_{eq} = \dfrac{1}{\frac{1}{R_0} + \frac{1}{R_1} + \frac{1}{R_2}} = 11{,}43\,k\Omega$

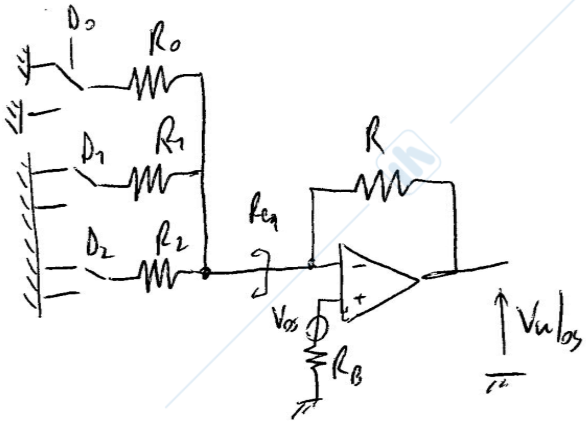
essendo le resistenze sempre inserite.

Quando $D_i = 1$, la resistenza R_i viene connessa a V_{REF}, come nel caso precedente.

Quando $D_i = 0$, R_i è connessa a 0V, perciò la tensione ai capi è pari a 0V ($V_A = 0V$ per la retroazione), quindi R_i non è percorsa da corrente, come nel caso precedente.

Per annullare l'effetto delle I_{BIAS} $\quad R_B = R_{eq} // R = 5{,}33\,k\Omega$

3) Per calcolare il contributo dell'offset sulla tensione di uscita, spengo tutti i generatori indipendenti. Il circuito diviene:



$$R_{eq} = \frac{1}{\frac{1}{R_0}+\frac{1}{R_1}+\frac{1}{R_2}} = 11,4\ k\Omega$$

$$V_u|_{os} = -\left(1+\frac{R}{R_{eq}}\right)V_{os}$$

$$V_u|_{os} = \pm 1,88 \cdot 5mV = \pm 94mV = \pm 0,015\ LSB \qquad (1\ LSB = 625mV)$$

4) Le resistenze di on degli interruttori alterano i valori delle resistenze R_0, R_1, R_2:

$$R_0' = R_{on} + R_0 = 81\ k\Omega$$
$$R_1' = R_{on} + R_1 = 41\ k\Omega$$
$$R_2' = R_{on} + R_2 = 21\ k\Omega$$

La tensione di uscita dovuta i singoli BIT verrà modificata a:

BIT	V_u SENZA R_{on}	V_u con R_{on}
D_0	$-0,625V$	$-0,617V$
D_1	$-1,25V$	$-1,220V$
D_2	$-2,5V$	$-2,381V$

$$V_u|_{BIT_i} = -\frac{R}{R_i'}V_{REF}$$

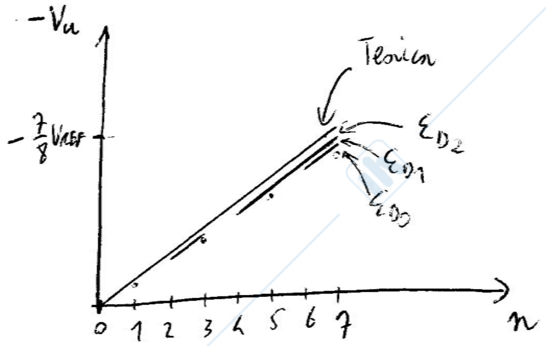
ciascun bit introduce, quindi, un errore, pari a:

	ε (V)
D_0	$-8mV$
D_1	$-30mV$
D_2	$-119mV$

Il massimo errore si ha quando tutti i BIT sono attivi. In tal caso:

$$\varepsilon = \varepsilon_{D_0} + \varepsilon_{D_1} + \varepsilon_{D_2} = -157mV = -0,25\ LSB$$

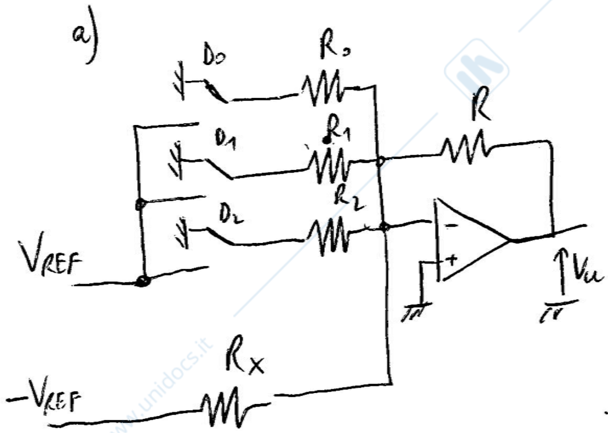
Le resistenze R_{on} introducono, quindi, errori di non linearità integrale e differenziale.



L'errore di D_2 è maggiore in quanto R_2 è la più piccola resistenza.

5) Per rendere bipolare l'uscita del DAC si possono utilizzare due soluzioni:

a)



$$V_u = \underbrace{-\frac{V_{REF}}{8}\cdot n}_{DAC} + \underbrace{\left(V_{REF}\cdot\frac{R}{R_X}\right)}_{\text{contributo di } R_X}$$

La resistenza R_X inietta una corrente in terra virtuale pari a:

$$I_X = \frac{-V_{REF}}{R_X} \Rightarrow V_u\Big|_{R_X} = \frac{V_{REF}}{R_X}R$$

Il DAC rimane invertente, e per avere l'uscita non invertita servirà invertirla successivamente

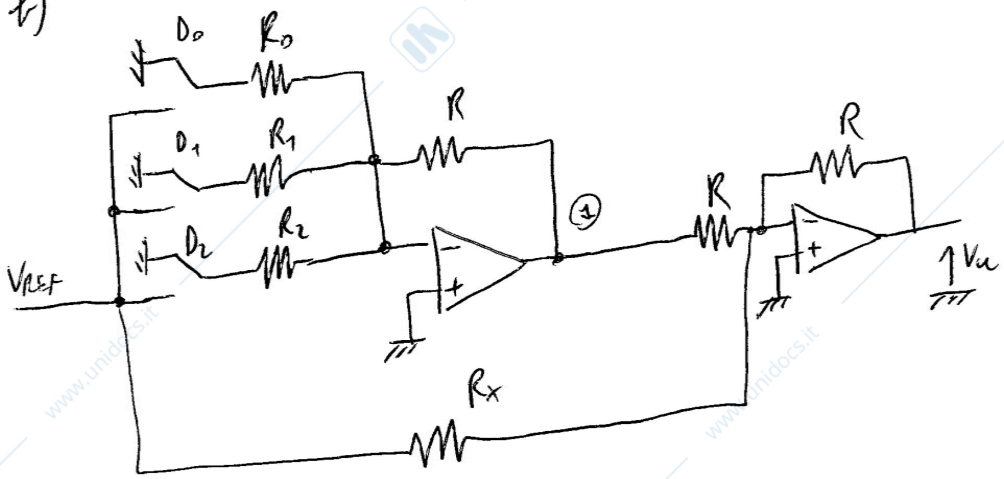
Per rendere bipolare l'uscita, è necessario che

$V_u = \frac{V_{REF}}{2}$ per $n=0$ (essendo il DAC invertente)

Perciò:

$$\frac{\cancel{V_{REF}}}{2} = \cancel{V_{REF}} \frac{R}{R_x} \Rightarrow R_x = 2R$$

b)



$$V_1 = -\frac{V_{REF}}{8} \cdot n$$

$$V_u = -\left(\frac{V_1}{R} + \frac{V_{REF}}{R_x}\right) R = \frac{V_{REF}}{8} n - \frac{V_{REF}}{R_x} R$$

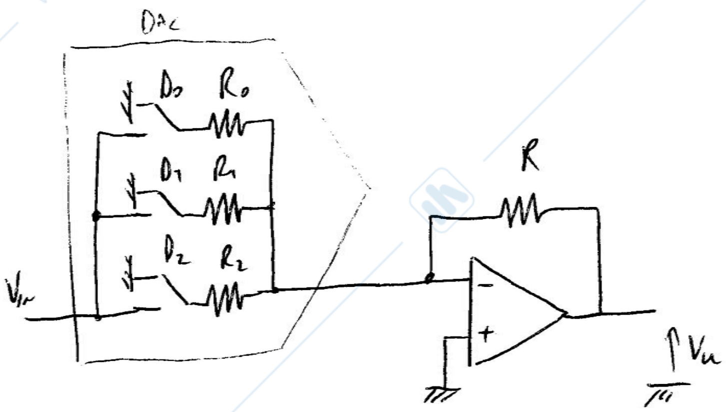
Il DAC risulta essere non invertente

Per avere

$$V_u = -\frac{V_{REF}}{2} \quad \text{per } n=0 \Rightarrow -\frac{V_{REF}}{2} = -\frac{V_{REF}}{R_x} R$$

$$R_x = 2R$$

CONSIDERARE IL SEGUENTE AMPLIFICATORE A GUADAGNO VARIABILE



$R_0 = 80k\Omega$
$R_1 = 40k\Omega$
$R_2 = 20k\Omega$
$R = 10k\Omega$

1) CALCOLARE IL GUADAGNO IDEALE AL VARIARE DEL NUMERO DIGITALE n IN INGRESSO AL DAC

2) SE L'OPAMP PRESENTA UN GBWP = 1MHz E $A_0 = 80dB$ CALCOLARE LA BANDA DELL'AMPLIFICATORE

SOLUZIONE

1) Grazie alla retroazione, $V^+ = V^- \Rightarrow V^- = 0V$ terra virtuale.

perciò:

$$V_u = -V_{IN} R \left(D_0 \frac{1}{R_0} + D_1 \frac{1}{R_1} + D_2 \frac{1}{R_2} \right) =$$

$$= -V_{IN} \left(\frac{D_0}{8} + \frac{D_1}{4} + \frac{D_2}{2} \right) = -V_{IN} \cdot \frac{n}{8}$$

dove D_2 = BIT più significativo

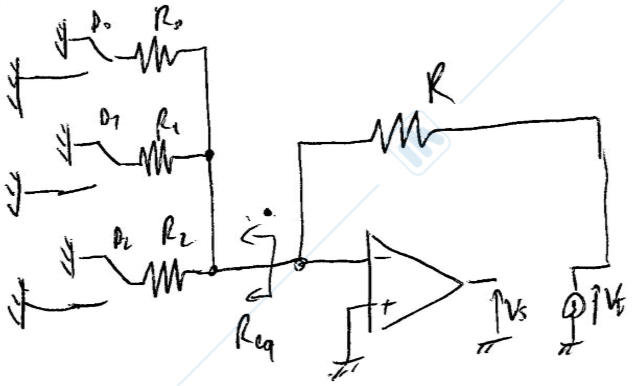
D_0 = BIT meno significativo

$$G_{ID} = -\frac{n}{8}$$

$G_{ID} = 0$ per $n = 0$

$G_{ID} = -\frac{7}{8} = -0,875$ per $n = 1$

2) CALCOLO DEL G_{LOOP}:



$$R_{eq} = \frac{1}{\frac{1}{R_0} + \frac{1}{R_1} + \frac{1}{R_2}} = 11,4 k\Omega$$

non dipende dallo stato degli interruttori

$A_0 = 80dB = 10^4$

$$\tau_0 = \frac{A_0}{2\pi \, GBWP} = 1,59ms$$

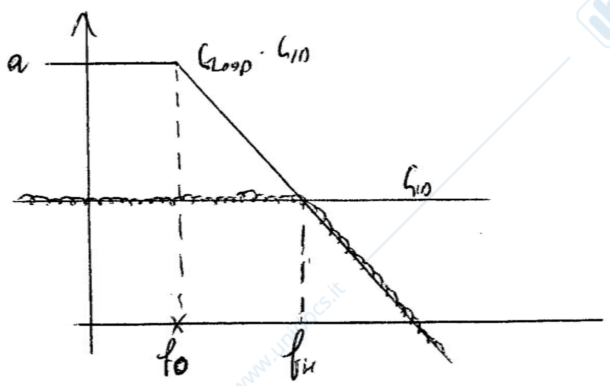
$$G_{loop} = -\frac{A_0}{1+s\tau_0} \frac{R_{eq}}{R+R_{eq}} = -\frac{10^4}{1+s \cdot 1,59ms} \cdot 0,467$$

$$G_{loop} = -\frac{4,67 \cdot 10^3}{1+s \cdot 1,59ms}$$

$$G_{loop} \cdot G_{ID} = \frac{4,67 \cdot 10^{+3}}{1+s\, 1,59ms} \cdot \frac{n}{8}$$

$$f_0 = \frac{1}{2\pi\tau_0} = 100Hz$$

$$a = \frac{4,67 \cdot 10^3}{8} n = 584 \cdot n$$



$$f_H = \frac{a}{|G_{ID}|} \cdot f_0 = \frac{584 \cdot n}{n} 8 \cdot 100Hz = 467 kHz$$

$\Rightarrow$ BANDA COSTANTE CON IL GUADAGNO!