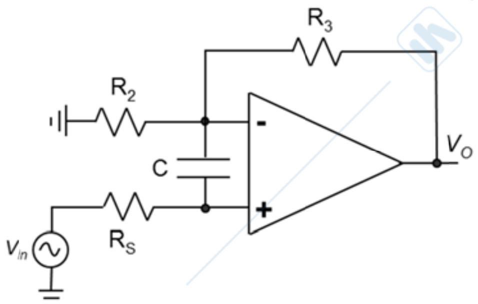
Fondamenti di Elettronica – Ing. AUTOMATICA - AA 2017/2018

Appello del 27 Luglio 2018

Indicare chiaramente la domanda a cui si sta rispondendo. Ad esempio 1a) …

Esercizio 1.

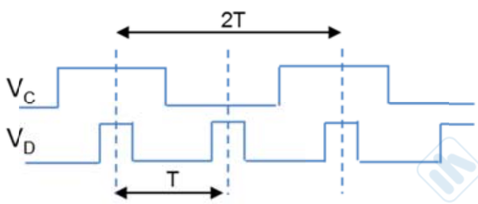
Si consideri lo stadio di amplificazione mostrato in figura. Ove non diversamente specificato si consideri R_s=0.



$A_0=10^5$, GBWP=10 MHz
R_2=1kΩ, R_3=10kΩ, C=190pF

a) Determinare il guadagno ideale V_o/V_{in}
b) Determinare la frequenza fino a cui il guadagno ad anello chiuso possa essere approssimato con il guadagno ideale.
c) Si assuma ora che l'A.O. sia caratterizzato da un secondo polo a frequenza f_1=10 MHz. Si valuti il grado di stabilita' del circuito determinando se il margine di fase sia >=45 gradi.
d) Qualora il generatore in ingresso fosse caratterizzato da una resistenza di sorgente R_s=10 MΩ, determinare il minimo valore della resistenza di ingresso differenziale dell'A.O. (R_{id}) affinche' il guadagno reale in continua differisca dal guadagno ideale meno di 0.1%.

Esercizio 2.

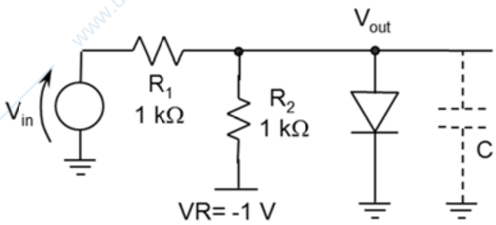


Dati:
k_n= 1 mA/V^2, V_{Tn}=1 V, Vdd=3.3 V

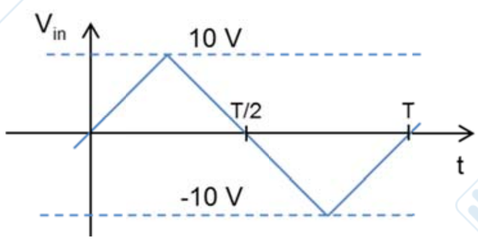
a) Si sintetizzi la porta logica in tecnologia CMOS che realizza la funzione logica Y=not(A) + not(B+C*D).
b) Determinare il valore di k_p dei pMOS della rete di pull-up tale che la transizione piu' lenta di pull-up uguagli la transizione piu' lenta di pull-down.
c) Si assuma ora che A=1, B=0 e che C e D abbiano l'andamento temporale indicato in figura (T=10 ns). In primo luogo si disegni il grafico dell'uscita Y(t) allineato al grafico di C e D. Successivamente si calcoli la potenza dinamica dissipata dalla porta per la carica/scarica della capacita' in uscita C=10 pF.

Esercizio 3.

Si consideri il circuito in figura. Per il diodo si assuma la caratteristica I-V semplificata, con tensione di accensione Vγ=0.7 V, corrente di saturazione inversa nulla e tensione di breakdown V_{BD}=-5 V. Si trascuri la capacita' C ove non diversamente specificato.



Dati:
R_1=1 kΩ, R_2=1 kΩ



Andamento di V_{in}(t) per il punto 3b.

a) Determinare l'intervallo di valori in ingresso V_{in} per cui il diodo e' acceso.
b) Si assuma che la tensione di ingresso V_{in} abbia l'andamento temporale indicato in figura. Si disegni l'andamento di V_{out}(t) allineandolo a quello di V_{in}(t) e quotandone i punti significativi. Si determini in particolare il valore di V_{in} e V_{out} nei punti in cui il diodo cambia regione di funzionamento.
c) Si introduca ora la capacita' C=10 pF e si assuma che V_{in} sia un gradino da 0V a 2V in t=0. Si determini il valore iniziale (t=0+) e finale (t→infinito) della tensione di uscita V_{out} e si disegni l'andamento temporale della risposta V_{out}(t).

Traccia soluzione 27 luglio 2018

Es.1
1a) guadagno ideale.
In condizioni ideali, v+=v- quindi la capacita' non puo' assobire corrente. Si verifica facilmente che il guadagno ideale del circuito ricalca quello della classica configurazione non invertente Gid=1+R3/R2=11.

1b) intervallo di frequenza per cui Vo/Vin~Gid.
Sappiamo che il guadagno ad anello chiuso tende a Gid finche' |Gloop|>>1. Calcoliamo Gloop e, dal grafico di Bode, verifichiamo l'intervallo di frequenza per cui la condizione e' verificata.
Gloop=-A(s)*(R2/(R2+R3))*1/(1+s*C*R23), con R23=R2//R3=0.9 kOhm e A(s)=A0/(1+s/2πf0), con f0=100Hz.
Si verifica l'intersezione di |Gloop| con asse a 0dB a fT= A0*f0*(R2/(R2+R3))=909 kHz, che risulta leggermente inferiore al 2° polo introdotto da C (fC= 1/(2π*C*R23)=922 kHz). Fino a f<fT possiamo quindi assumere Vo/Vin~Gid.

1c) stabilita' e margine di fase
Con l'aggiunta del polo f1=10MHz, il Gloop va aggiornato. Non cambia la fT ed essendo f1 oltre 1 decade oltre fT non contribuira' significativamente al margine di fase, che sara' vicino a 45 gradi (abbiamo 2 poli alle frequenze f0 e fC). Si puo' calcolare piu' precisamente il contributo di ciascun polo.

1d) effetto di Rs e Rid inferiore a 1/1000
Vi sono due effetti. Il primo e' la riduzione di |Gloop| che incide sul guadagno reale. Il secondo e' l'effetto di carico tra Rs e l'impedenza di ingresso al morsetto positivo, non piu' infinita.
Nel primo caso devo ricalcolare Gloop in continua con Rs e Rid: Gloop=~-A0*(R2/(R2+R3))*(Rid/(Rid+Rs)).
Per soddisfare la condizione deve essere |Gloop|>1000, da cui Rs/Rid<=8.1, ovvero Rid>=1.24 Mohm
Nel secondo caso devo calcolare la resistenza vista dal morsetto positivo (Rin), che fa partizione con Rs. Dovra' essere Rs/Rin<1000. Con la teoria della reazione di trova che Rin=(Rid+R23)(1-Gloop*)~Rid*A0/11
(* non e' lo stesso Gloop, in quanto Rs e' fuori dal conto). Da cui Rid>=1.1 Mohm.
I due effetti risultano quindi dello stesso ordine di grandezza, la condizione piu' stringente e' Rid>=1.24 Mohm.

Es. 2
2a) sintesi porta logica CMOS.
Per agevolare la sintesi si puo' modificare l'espressione della funzione logica per averla in funzione degli ingressi negati (o non negati). Ad esempio /Y=A*(B+C*D), da cui si sintetizza la rete di pull-down e successivamente quella di pull-up.

2b) valore di kp
Si identificano, come richiesto, le transizioni piu' lente di pull-up e di pull-down ed i rispettivi keq.
Pull-up: kp,eq=kp/2 (2 pMOS in serie)
Pull-down: kn,eq=kp/3 (3 nMOS in serie)
Uguagliando i due k,eq si ottiene kp=0.67 mA/V2

2c) andamento di Y e potenza dinamica
Nel caso in esame Y e' basso solo quando C=D=1, ovvero commuta alla stessa frequenza di C (periodo 2*T=20ns, frequenza 50 MHz). La potenza dinamica dissipata nel periodo per la scarica/scarica di C risulta pari a f*C*Vdd^2=5.4mW.
p.s. si sono trascurati qui i tempi di commutazione, pur essendo non trascurabili rispetto a T.

Es.3
3a) valori di Vin per avere D ON/OFF
Per utilizzare la sovrapposizione degli effetti con solo Vin e VR=-1, assumo D OFF (circuito aperto). Si ha:
Vout=Vd=Vin*R2/(R2+R3) * VR*R3/(R2+R3)=0.5*Vin-0.5
Verifico la condizione D OFF imponendo Vout<0.7, e si ottiene Vin< 2.4V. Per cui D e' ON per Vin>2.4V.

3b) grafico di Vout(t) e punti salienti.
Per Vin>2.4V, D e' ON e Vout=0.7V
Per Vin<2.4V, D e' OFF e Vout=0.5*Vin-0.5 (vedi punto 3a, finche' Vout>VBD)
Condizione limite di breakdown: impongo Vout=0.5*Vin-0.5> VBD=-5V, da cui Vin>-9 V.
Per cui per Vin<-9 V, il diodo va in breakdown e Vout=VDB=-5V.
Di questi dati si puo' tracciare il grafico dettagliato.

3c) risposta al gradino
Vin commuta tra 0 e 2 V, per cui il diodo rimane sempre OFF (vedi punti precedenti). Il circuito risulta un semplice circuito lineare del primo ordine con R e C di cui bisogna calcolare la risposta al gradino con la tecnica diretta: valore iniziale, finale, costante di tempo.
Per t=0-, assumendo Vin=0 da tempo infinito, si determina il valore di Vout con C aperta: Vout(0-)=VR*R1/(R1+R2)=-0.5 V.
Per t=0+, la capacita' C mantiene il valore precedente, per cui Vout(0+)=Vout(0-)=-0.5 V.
Per t→infinito, Vin=2V e la corrente di carica a regime e' nulla (C e' aperta), per cui Vout(inf)=0.5 V.
La costante di tempo tau=C*R1//R2=5ns.