

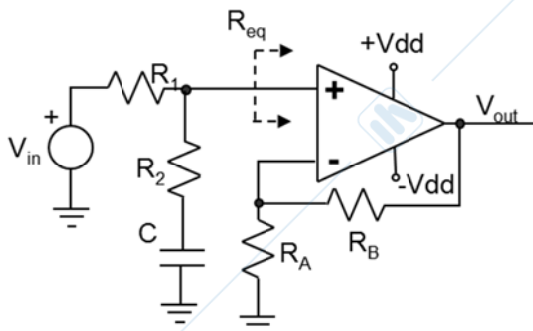
Fondamenti di Elettronica – Ing. AUTOMATICA - AA 2016/2017

Appello del 21 Luglio 2017

**Indicare chiaramente la domanda a cui si sta rispondendo. Ad esempio 1a) ...
In grassetto le domande obbligatorie per il superamento dell'esame**

Esercizio 1.

Si consideri il circuito in figura. Si assuma che l'A.O. sia ideale ove non diversamente specificato.



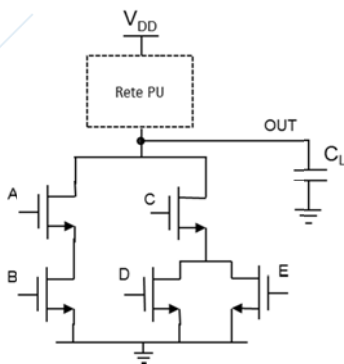
$$R_1=100 \text{ k}\Omega, R_2=400 \text{ k}\Omega, C=1 \text{ nF}$$

$$R_A=1 \text{ k}\Omega, R_B=10 \text{ k}\Omega$$

- A seguito dell'applicazione di un gradino in ingresso di ampiezza A, determinare l'espressione di $V_{out}(t)$ e disegnarne il grafico. Calcolare espressamente i valori di V_{out} a $t=0^+$ e per $t \rightarrow \infty$ (si assuma C scarica per $t < 0$).**
- Assumendo $A_0=1000$ per il guadagno in continua dell'A.O. e $R_{id}=100 \text{ k}\Omega$ per la resistenza di ingresso differenziale dell'A.O., si determini la resistenza equivalente (R_{eq}) vista dal morsetto positivo.
- Se il prodotto guadagno-banda (GBWP) dell'A.O. fosse di 1 MHz e lo SlewRate di $1 \text{ V}/\mu\text{s}$, disegnarne il grafico temporale di V_{out} in risposta ad un gradino di 100 mV applicato al morsetto V+. Motivare la risposta.

Esercizio 2.

Si consideri la porta logica CMOS in figura. La tensione di alimentazione e' $V_{DD}=5 \text{ V}$.

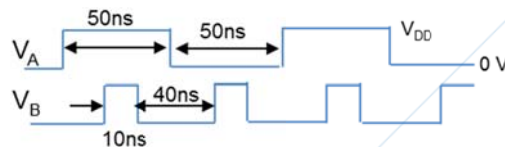


$$k_n = 0.3 \text{ mA/V}^2, V_{Tn} = 1 \text{ V}$$

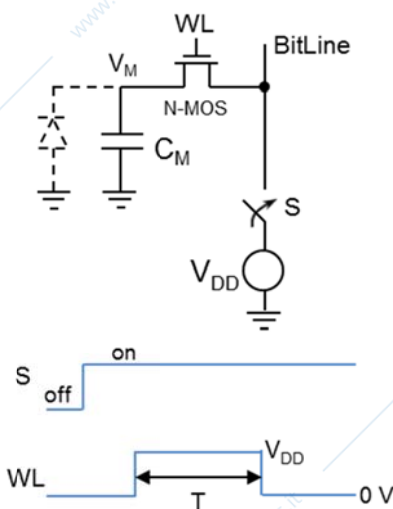
$$k_p = 0.1 \text{ mA/V}^2, |V_{Tp}| = 1 \text{ V}$$

$$C_L = 10 \text{ pF}$$

- Determinare la funzione logica del circuito e sintetizzare la rete di Pull-Up.**
- Determinare la transizione piu' lenta e la piu' veloce della rete di Pull-Up e stimarne i rispettivi tempi (al 50% del salto). Utilizzare una delle approssimazioni tipiche per il MOSFET.**
- Si assuma ora che gli ingressi A e B siano periodici con l'andamento mostrato qui sotto in figura, mentre gli ingressi (C, D, E) siano costanti e pari, rispettivamente, ai valori logici (1, 0, 0). Disegnare il corrispondente andamento dell'uscita OUT e calcolare la potenza dinamica dissipata dal circuito.

**Esercizio 3.**

Si consideri la cella DRAM mostrata in figura.

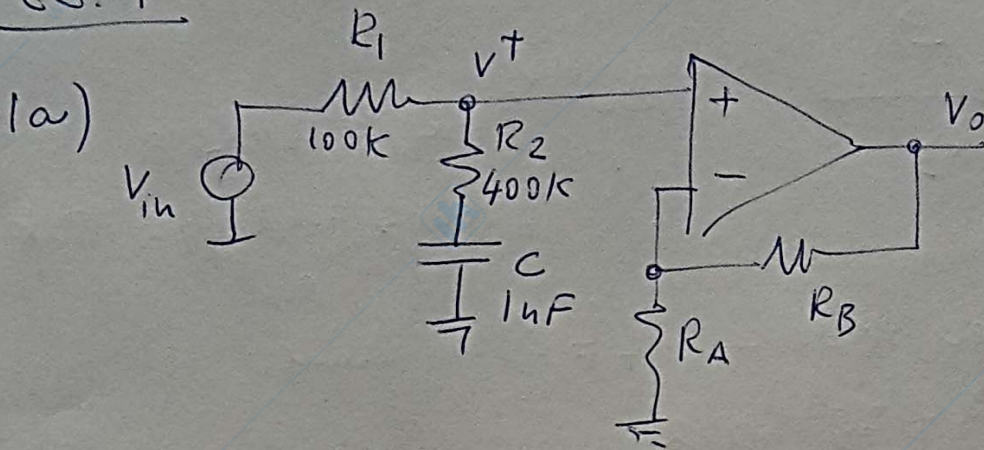


$$\text{N-MOS: } k = 0.2 \text{ mA/V}^2, V_T = 0.5 \text{ V}, V_{DD} = 3 \text{ V}$$

$$C_M = 100 \text{ fF}$$

- Nella figura e' mostrata l'evoluzione temporale dello switch S e della WordLine (WL) per eseguire la scrittura di un "1" nella cella DRAM. Disegnare il corrispondente il grafico della $V_M(t)$, motivando la risposta (C_M inizialmente scarico, assumere T sufficientemente grande per il completamento del transitorio).**
- Nelle stesse condizioni del punto precedente, dare una stima del valore di T che consenta a V_M il completamento del transitorio di scrittura (per il calcolo del transitorio si assuma MOS in approssimazione ohmica). Si determini inoltre l'effettiva zona di lavoro dell'N-MOS al principio della transitorio ed al suo termine.
- Piu' realisticamente, si assuma ora che in parallelo alla capacita' C_M vi sia una giunzione PN polarizzata inversamente. Determinare la massima corrente inversa tollerabile se si vuole eseguire il refresh della DRAM ogni 10ms e si accetta una massima degradazione del 20% del livello logico alto.
- Si assuma una capacita' gate-source del N-MOS pari a $C_{gs}=1 \text{ pF}$. Indicare in quale transizione della WordLine tale capacita' puo' dar luogo a iniezione di carica sulla C_M e calcolarne la conseguente variazione di tensione. Motivare la risposta.

ES. 1



polo a $\omega = \frac{1}{C(R_1+R_2)}$

$$\frac{V^+}{V_{in}}(s) = \left(R_2 + \frac{1}{sC}\right) \frac{1}{R_2 + \frac{1}{sC} + R_1} = \frac{1 + sCR_2}{1 + sC(R_1 + R_2)}$$

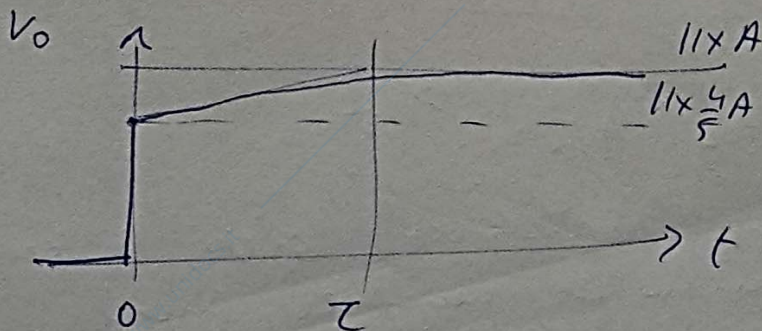
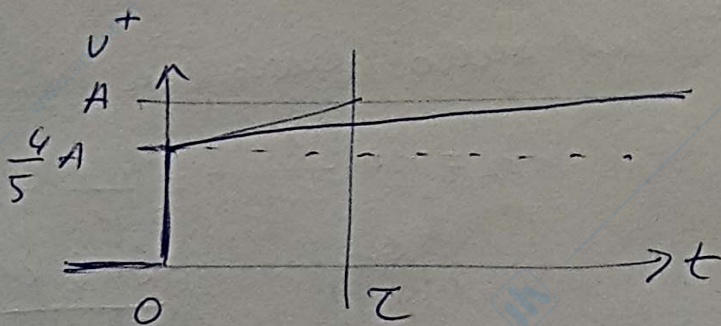
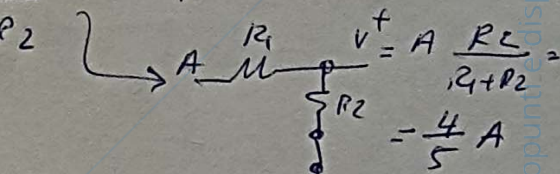
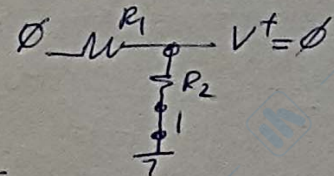
Analisi del transitorio nel dom. del tempo (est. 1° ordine)

$t=0^-$: $V_{in}=0, V_c=0 \rightarrow V^+=0$

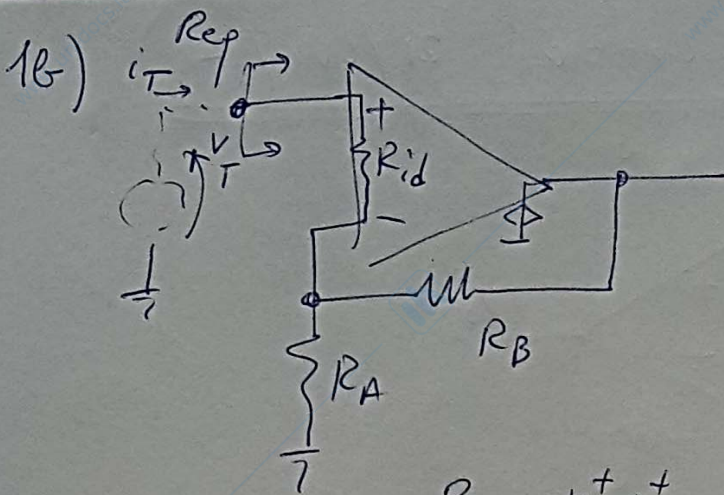
$t=0^+$: $V_{in}=A, V_c=0 \rightarrow V^+ = A \frac{R_2}{R_1+R_2}$

$t \rightarrow \infty$: $V_{in}=A, i_c=0 \rightarrow V^+=A$

$\tau = C(R_1+R_2) = 0.5 \text{ms}$



$V_0 = V^+ \left(1 + \frac{R_B}{R_A}\right)$
 Config. invertente
 A.O. ideale



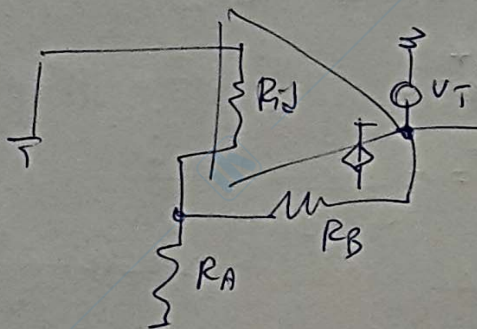
$A_o = 1000$
 $R_{id} = 100k\Omega$

$R_{eq}^{OPEN LOOP} = R_{id} + R_A || R_B =$
 $= 100k + (1k || 10k) = 101 k\Omega$

Per $v^+ = v^- \rightarrow i_T = \phi$ e quindi:

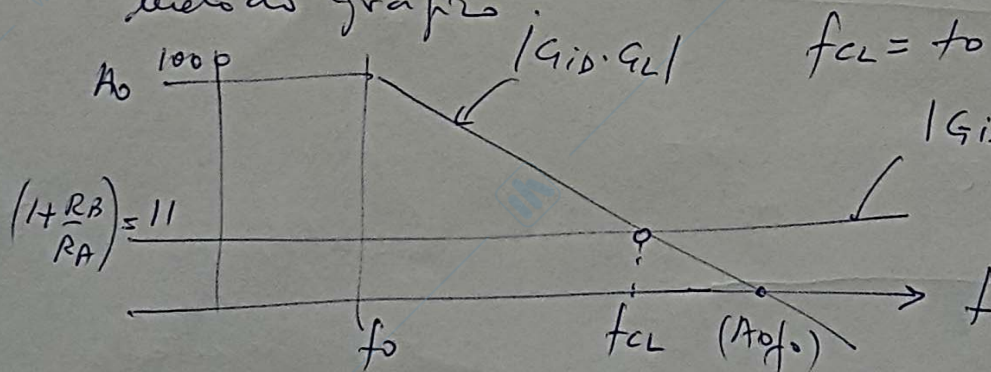
$R_{eq}(v^+ = v^-) \rightarrow \infty$
 $\Rightarrow R_{eq} = R_{eq}^{OPEN LOOP} (1 - G_{loop}) = 101 k \times 91 =$
 $= 9.19 M\Omega$

G_{loop}



$G_{loop} = -A_o \frac{R_A || R_{id}}{R_A || R_{id} + R_B} =$
 $= -A_o \frac{1k || 100k}{1k || 100k + 10k} =$
 $= -A_o \frac{1k}{11k} = -A_o / 11 = -90.9$

1c) Determiniamo la FdT ad quello derivato con metodo grafico.

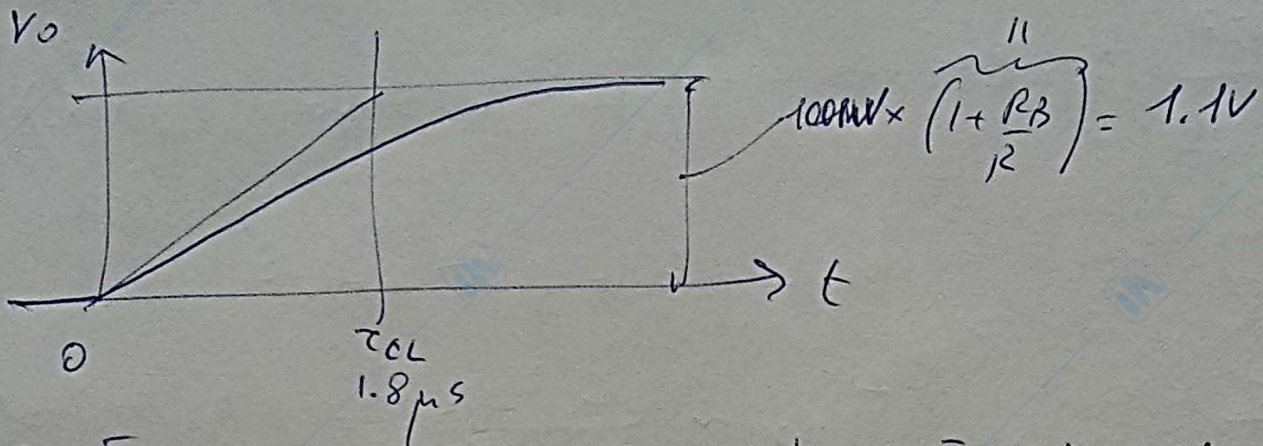


$f_{CL} = f_o \frac{A_o}{1 + \frac{R_B}{R_A}} = \frac{G_{BW P}}{11} =$
 $\frac{(G_{id}) \frac{R_A}{R_A}}{11} \approx 90.9 kHz$

La FdT mostra 1 polo a f_{CL} (passa-basso) (cioè risponde al gradino con una carica esponenziale con

$\tau_{CL} = \frac{1}{2\pi f_{CL}} = 1.8 \mu s$

Risposta al gradino di ingresso V_{iu} $\sqrt{100 \mu V}$



Controllo che la massima derivata sia o meno maggiore della SR dell'A.O.

$$\left. \frac{dV_o}{dt} \right|_{\max} = \left. \frac{dV_o}{dt} \right|_{0^+} = \frac{1.1 V}{\tau_{CL}} = \frac{1.1 V}{1.8 \mu s} = 0.61 V/\mu s < SR$$

Calcolo SR

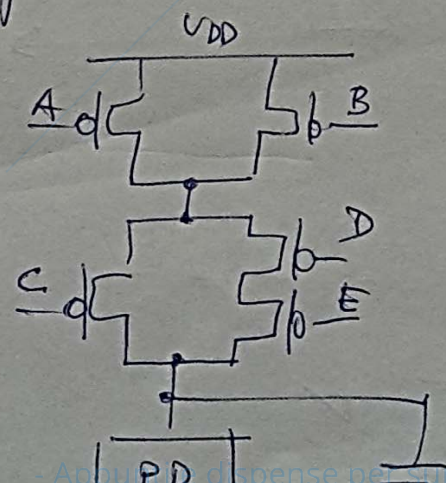
Per cui la risposta calcolata è compatibile e non verrà distorta.

Es. 2

2a) $\overline{Y} = \overline{AB + C(D+E)}$ dalle reti PD

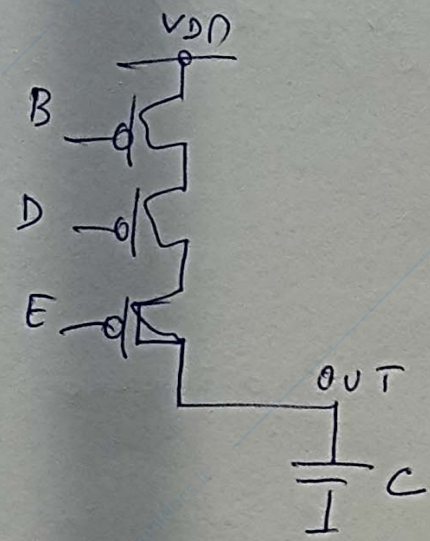
$$\begin{aligned}
 \hookrightarrow Y &= \overline{AB + C(D+E)} = \overline{AB} \cdot \overline{C(D+E)} = \\
 &= (\overline{A} + \overline{B}) (\overline{C} + \overline{D \cdot E}) = (\overline{A} + \overline{B}) (\overline{C} + \overline{D} \cdot \overline{E})
 \end{aligned}$$

da cui si può ottenere la rete di PU:



b) transizione più veloce e più lenta delle rete PU

PIÙ LENTA → percorso di PU più resistivo (3 pmos)



$$k_{ep} = \frac{1}{3} k_p = 0.05 \text{ mA/V}^2$$

$$t_{p(50\%)} \sim \frac{C \cdot V_{DD}/2}{k_{ep} V_{DD}^2} = (\text{hp. ROS sat.})$$

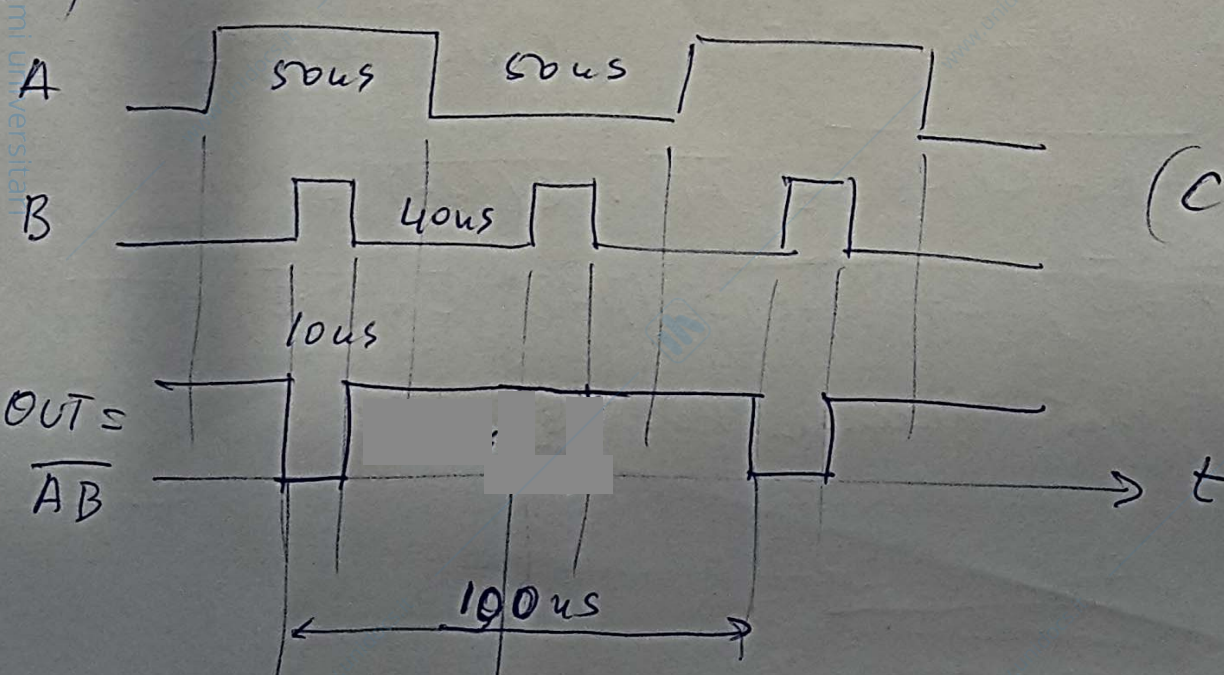
$$= \frac{10 \times 10^{-12} \text{ F} \cdot 2.5 \text{ V}}{5 \cdot 10^{-2} \cdot 10^{-3} \text{ A} \cdot (4 \text{ V})^2} = \underline{\underline{31.25 \text{ } \mu\text{s}}}$$

PIÙ VELOCE → percorso meno resistivo (pmos tutti ON)

$$k_{ep} = (2k_p) \oplus \left(\frac{1}{2}k_p + k_p\right) = \frac{6}{7}k_p = 0.129 \text{ mA/V}^2$$

$$t_{p(50\%)} \sim 12.15 \text{ } \mu\text{s} \quad (\text{con la medesima appross di ROS saturo})$$

c)



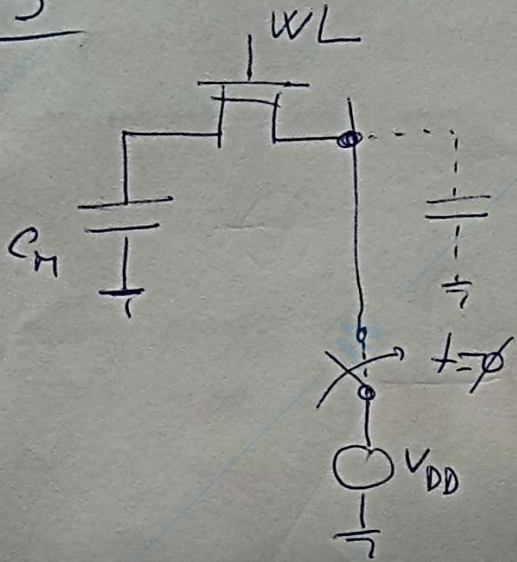
(CDE) = 100

periodo 100 ns → $f = \frac{1}{100 \text{ ns}} = \underline{\underline{10 \text{ MHz}}}$

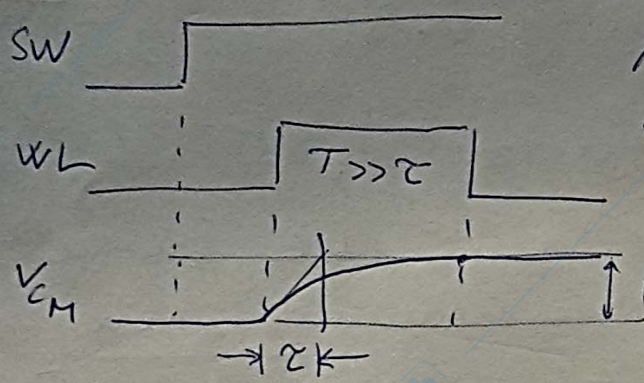
$$P_{d, \text{max}} = f C V_{DD}^2 = 2.5 \text{ mW}$$

Es. 3

3a)



A $t=0^+$, il condensatore C_M mantiene il valore iniziale a 0 Volt -
 Successivamente si carica attraverso l'NMOS verso V_{DD} , ma si ferma a $(V_{DD}-V_T)$ per lo spegnimento dell'NMOS.



Assumendo una approssimazione ohmica (ad es $R_{n,os} = \frac{1}{2k V_{DD}}$ o altre analoghe), si ha una carica esponenziale -

3b)

Approssimazione ohmica

$$V_{gs} = V_{DD} = 3V$$

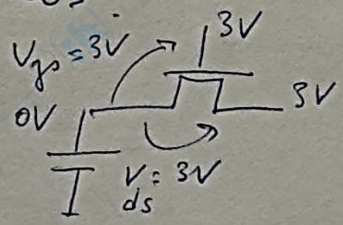
$$R_{n,os} = \frac{1}{2k V_{DD}} = \frac{1}{2 \times 0.2 \cdot (2.5)^2} = 400 \Omega$$

$$\tau = R_{n,os} C_M = 400 \Omega \times 100 fF = 40 ps$$

Evidentemente dovrà essere $T \gg \tau$.

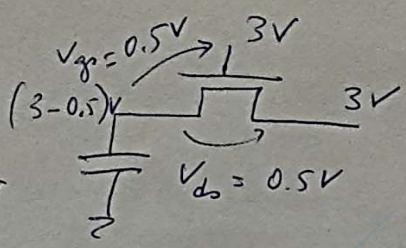
Zona di lavoro NMOS:

$$t = 0^+ \begin{cases} V_G = V_{DD} \\ V_S = 0 \\ V_D = V_{DD} \end{cases}$$



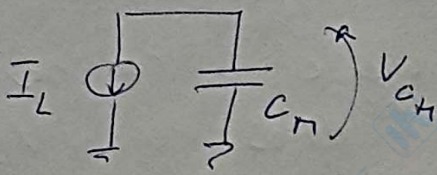
MOS saturo

$$t \gg \tau \begin{cases} V_G = V_{DD} \\ V_S = V_{DD} - V_T \\ V_D = V_{DD} \end{cases}$$



MOS saturo (al bordo di spegnimento)

3c) Per effetto della corrente inversa che viene integrata nella C_m , la tensione corrispondente al livello alto ("1") si minimizza.



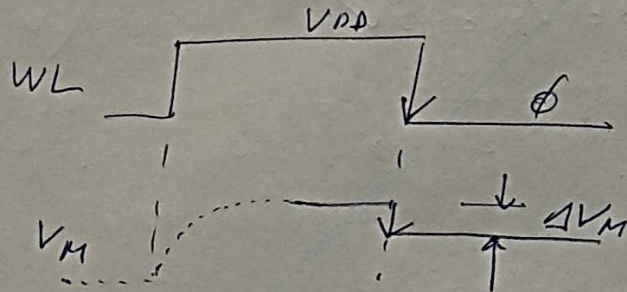
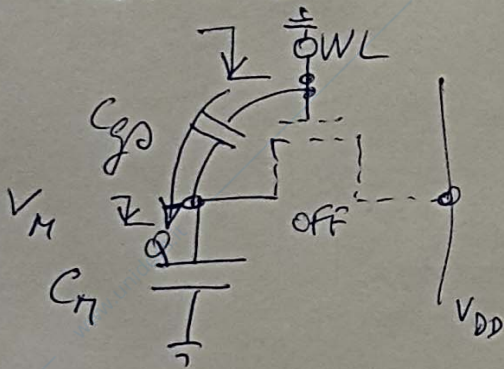
Si tollera una variazione pari al 20% di $V_{off} = 2.5V$

$$\Delta V_{off} = 0.2 \times 2.5V = 0.5V$$

$$I_{e|_{max}} = C_m \frac{d(V_{ch})}{dt} \approx 100 \times 10^{-15} \times \frac{0.5V}{10 \times 10^{-3}s} = 5 \times 10^{-12} A = 5 pA$$

3d) Iniezione di carica attraverso C_{gs} .

La carica iniettata dal generatore WL finisce sulle C_m solo nella transizione negativa di WL, in quanto l'NMOS si slega (circuiti a bit) e quindi la bitline a V_{DD} è scollegata dal NMOS e dalle C_m .



$$\Delta V_M = V_{DD} \frac{C_{gs}}{C_{gs} + C_m} = 3V \frac{1pF}{1.1pF} = 2.72V$$