

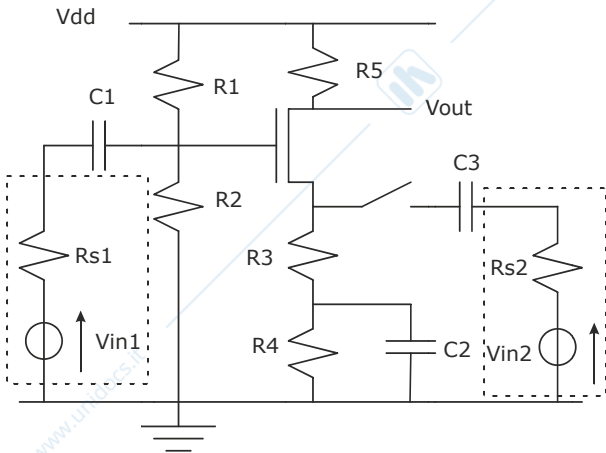
Fondamenti di Elettronica – Ing. AUTOMATICA e INFORMATICA - AA 2013/2014

Prima prova in itinere – 7 Maggio 2014

Indicare chiaramente la domanda a cui si sta rispondendo. Ad esempio 1a) ...

Esercizio 1.

Si consideri l'amplificatore in figura. Vin1 e Vin2 sono due generatori di segnale.



Dati:

Vdd=15V;

Rs1=150Ω; Rs2=2.6kΩ;

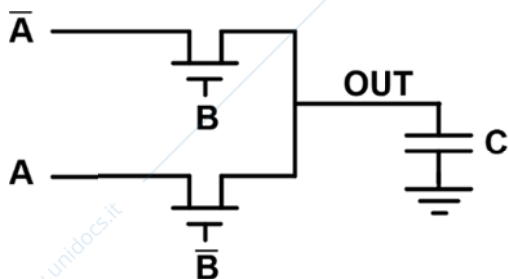
R1=222kΩ; R2=153kΩ; R3=3kΩ; R4=3kΩ; R5=6kΩ;

k=2mA/V²; V_t=0.8V.

- Determinare quale terminale del canale del transistor n-MOS si comporta da source e calcolare la corrente di polarizzazione del transistor e stabilire, giustificandolo, quale sia la zona di funzionamento del transistor.
- Si supponga C1 molto grande, C2 un circuito aperto e l'interruttore aperto. Calcolare il guadagno dell'amplificatore Vout/Vin1, in modulo e segno.
- Si chiuda ora l'interruttore e si consideri C3 molto grande (C1 e C2 sono come al punto precedente). Si calcoli il guadagno Vout/Vin2 in modulo e segno.
- Siano ora C1, C2, C3 molto grandi e l'interruttore chiuso. Si calcolino in queste condizioni Vout/Vin1 e Vout/Vin2 in modulo e segno. Si modifichino i valori delle resistenze R1 e R2 in modo tale da ottenere Vout=G*(Vin1-Vin2) senza modificare la corrente di polarizzazione del transistor. Determinare i nuovi valori di R1 ed R2 e il valore numerico di G in modulo e segno.

Esercizio 2

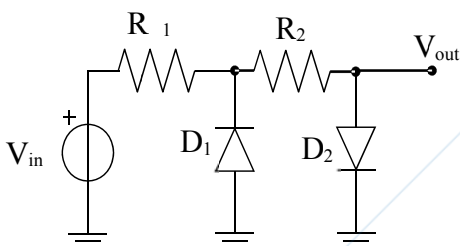
Si consideri il circuito di figura. Per semplicità gli ingressi (A, \bar{A} , B, \bar{B}) sono generatori di tensione ideali che possono assumere i valori 0 V (basso) e Vdd (alto).



Dati: V_t=1V, k=1mA/V², V_{dd}=5V, C=10pF

- Scrivere la tabella della verità e specificare anche la tensione dell'uscita OUT.
- Mantenendo la topologia del circuito, modificare la disposizione degli ingressi in modo tale da ottenere la funzione \bar{Y} , dove Y è la funzione logica del circuito in figura.
- Calcolare il tempo di commutazione (al 50% della transizione) della porta in figura quando B commuta da Vdd a 0V e A è costante a 0V.
- Calcolare la potenza dinamica dissipata dalla porta logica in figura quando B è a Vdd e ad A è applicata un'onda quadra tra 0 e Vdd con frequenza 1MHz.

Esercizio 3



Si assuma una tensione di ingresso V_{in}(t) sinusoidale di ampiezza 5V e frequenza 1kHz.

Dati:

R1= 4kΩ, R2=1kΩ, C= 1nF

soglia di accensione dei diodi a 0.7V.

- Tracciare l'andamento temporale della tensione di uscita V_{out}
- Determinare la massima potenza erogata dal generatore di ingresso V_{in} e la massima potenza dissipata dai diodi D1 e D2.
- Determinare la massima tensione inversa ai capi di ciascun diodo.

Traccia di soluzione

Esercizio 1

- a) Trattandosi di transistore n-MOS la corrente entra dal drain e esce dal source. Dato che la corrente scorre dal potenziale alto a quello basso, **il source è il terminale connesso ad R3**. Le resistenze R1 R2 formano un partitore di tensione senza carico, quindi la tensione del gate è $V_g = V_{dd} * R_2 / (R_1 + R_2) = 6.12V$. La LKT alla maglia di gate è $V_g = V_{gs} + (R_3 + R_4) * I_d$. Dato che $I_d = k(V_{gs} - V_t)^2$, sostituendo si ottiene un'equazione di secondo grado che, risolta, fornisce **$V_{gs} = 1.43V$ e $I_d = 0.78mA$** . Il transistor è saturo, dato che il potenziale di drain ($V_{dd} - R_3 * I_d$) è maggiore di quello di gate.
- b) C1 è un cortocircuito per il segnale, mentre C2 è un circuito aperto, dato che l'impedenza di un condensatore di valore nullo è sempre infinita. Il partitore tra R_{s1} e (R_1 in parallelo con R_2 per il segnale) vale 0.998. La transconduttanza del transistor vale $2.5mA/V$. Con la formula del guadagno dell'amplificatore con degenerazione di source (pari a $R_3 + R_4$) si ottiene facilmente **$V_{out}/V_{in1} = -0.936$** .
- c) Il gate ha tensione stabilmente nulla dato che non scorre corrente nella sottorete connessa al gate. Quindi si calcola la tensione di source come la partizione di V_{in2} fra R_{s2} e la resistenza equivalente vista guardando nel source (il parallelo di $R_3 + R_4$ con $1/g_m$). La tensione di source risultante, moltiplicata per g_m , fornisce la corrente di drain. La tensione di uscita è questa corrente moltiplicata per R_5 . Numericamente si ottiene **$V_{out}/V_{in2} = 1.89$** .
- d) Delle due resistenze R_3 ed R_4 , la seconda non è percorsa da corrente di segnale in quanto bypassata da C2 che per il segnale è cortocircuito. Si ripetono i conti dei punti 3) e 4) precedenti con l'unica avvertenza che la resistenza di degenerazione di source vista dall'ingresso V_{in1} è ora il parallelo di R_3 e R_{s2} . I guadagni ora risultano **$V_{out}/V_{in1} = -3.33$ e $V_{out}/V_{in2} = 1.79$** . Per ottenere lo stesso valore del modulo del guadagno (che varrà 1.79, quindi **$G = -1.79$**) occorre intervenire sul partitore $R_1 R_2$ mantenendo la tensione continua di gate, quindi il rapporto fra R_1 ed R_2 . Il rapporto di partizione fra R_{s1} e il nuovo $R_1 || R_2$ deve essere 0.537, per cui i nuovi valori delle resistenze risultano **$R_1' = 427\Omega$ e $R_2' = 294\Omega$** .

Esercizio 2

A	B	OUT	V_{OUT}
0	0	0	0 V
0	1	1	4 V
1	0	1	4 V
1	1	0	0 V

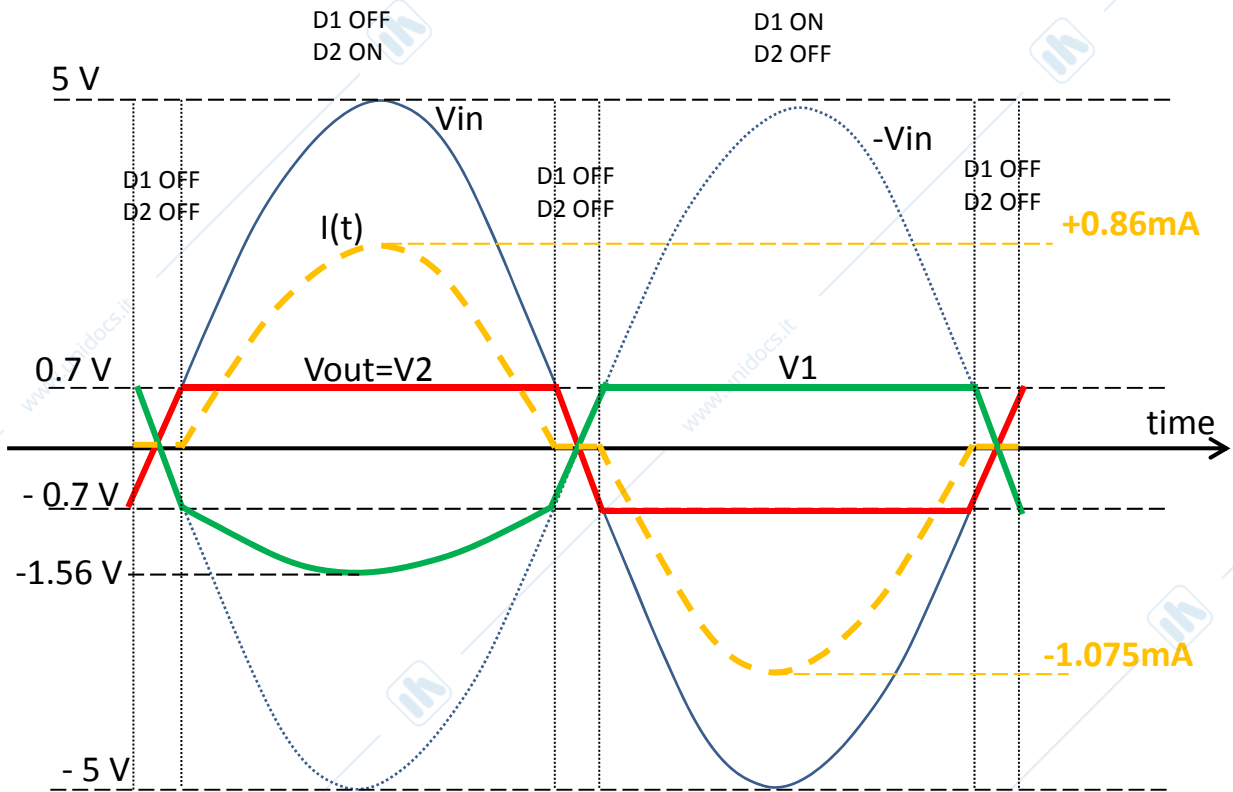
- a) I 2 transistori nMOS si accendono per B alto, da cui si deriva facilmente la tabella della verità (vedi sopra). La funzione logica svolta è quella di una porta esclusiva-OR. Quando OUT va al valore logico alto, avviene il pull-up di OUT attraverso un nMOS. In questo caso la carica di C attraverso l'nMOS arriva a $(V_{dd} - V_t)$ dopodiché l'nMOS si spegne e OUT mantiene il valore raggiunto $(V_{dd} - V_t) = 4V$. Nel caso in cui OUT va al valore logico basso, avviene il normale pull-down del nodo di uscita OUT attraverso l'nMOS, raggiungendo a regime il livello 0 V.
- b) Per ottenere la funzione negata basta scambiare gli ingressi A e Anegato. Oppure si possono scambiare gli ingressi B e Bnegato.
- c) È un transitorio di pull-down attraverso l'nMOS pilotato da Bnegato. La tensione iniziale è $(V_{dd} - V_t) = 4V$ e quella finale è 0V, perciò l'nMOS è in zona triodo durante tutta la transizione. Approssimiamo allora l'nMOS con una resistenza pari a $R_n = (V_{dd} - V_t) / I_{dsat} = 250\text{ ohm}$, con $I_{dsat} = k(V_{dd} - V_t)^2 = 16mA$, che dà luogo ad una scarica esponenziale. Il tempo di commutazione stimato è quindi $t_c = \ln(2) * R_n * C = 0.69 * 250\text{ohm} * 10pF = 1.725\text{ ns}$.
- d) Quando B è alto, e A commuta, OUT commuta tra i livelli 0V e 4V (vedi punto a)). Per cui la potenza dissipata per la carica/scarica del condensatore è: $P = V_{dd} * (V_{dd} - V_t) * f * C = 0.2mW$

Esercizio 3

a) Si considerano 3 casi:

1. $-0.7 < V_{in} < 0.7$, ipotesi D1 e D2 off. $I=0$, $V_{out}=V_2=-V_1=V_{in}$
2. $V_{in} > 0.7$, ipotesi D1 off e D2 on. $I=(V_{in}-0.7)/(R_1+R_2)$, $V_1=-(0.7+(V_{in}-0.7)/5)$, $V_2=0.7$ V.
3. $V_{in} < -0.7$, ipotesi D1 on e D2 off. $I=(V_{in}+0.7)/R_1$, $V_{out}=V_2=-V_1=-0.7$ V.

La correttezza delle ipotesi si verifica facilmente.



b) La massima potenza erogata dal generatore V_{in} e' quando $V_{in}=-5$ V, dove e' massima la corrente erogata:

$$P_{in|max} = (-5V) * (-1.075mA) = 5.375mW$$

La massima potenza dissipata da ciascun diodo si verifica quando il diodo e' acceso e vi scorre la massima corrente:

$$P_{1max} = 0.7V * 1.075mA = 0.753mW$$

$$P_{2max} = 0.7V * 0.86mA = 0.602mW$$

c) La massima tensione inversa raggiunta dai diodi si puo' desumere dal grafico:

$$V_{1max} = -1.56 V$$

$$V_{2max} = -0.7 V.$$