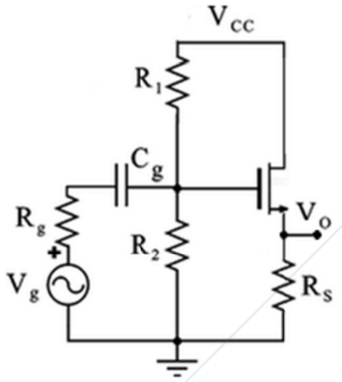
Fondamenti di Elettronica – Ing. AUTOMATICA e INFORMATICA - AA 2011/2012

1° Appello – 19 Luglio 2012

Indicare chiaramente la domanda a cui si sta rispondendo. Ad esempio 1a) …

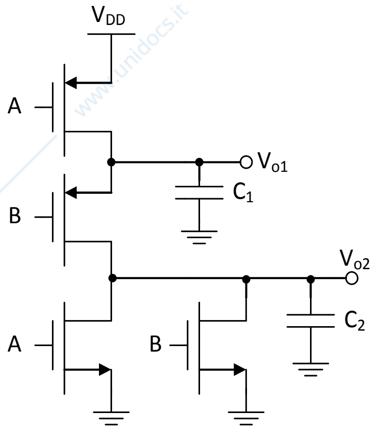
Esercizio 1.



Dati:
R_1=10kΩ, R_2=31.25kΩ, R_g=1kΩ, R_s=2kΩ, C_g=1µF, V_{cc}=3.3V.
Per il MOS: k_n=3mA/V^2, V_T=0.5V.

a) Determinare la polarizzazione del circuito, trovando tutte le tensioni ai nodi e le correnti nei rami.
b) Tracciare il diagramma di Bode del trasferimento $V_o(s)/V_g(s)$.
c) In ingresso viene applicato un gradino di ampiezza pari a 100mV. E' possibile considerarlo un piccolo segnale? Giustificare la risposta.
d) Assumendo che la capacità di ingresso abbia valore infinito, determinare l'equivalente Thevenin del circuito visto dal nodo V_o.

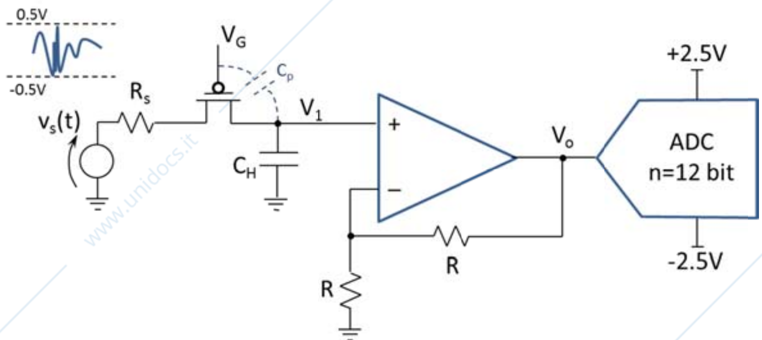
Esercizio 2.



Dati: $k_n = |k_p|$= 500µA/V^2, $V_{T,n}=|V_{T,p}|$= 0.5V, C_1=1pF, C_2=5pF, V_{DD}=3.3V

a) Per ogni combinazione degli ingressi A e B determinare le tensioni V_{o1} e V_{o2} a transitorio esaurito assumendo le capacità inizialmente cariche a $V_{DD}/2$
b) Si assuma che gli ingressi A e B siano collegati allo stesso generatore e si consideri come uscita il nodo V_{o2}. Tracciare la caratteristica statica ingresso-uscita del circuito quotando i punti significativi e determinare la soglia di commutazione del circuito. Per quale tensione di ingresso la corrente assorbita dall'alimentazione è massima? Quanto vale tale corrente massima?
c) Calcolare la potenza dinamica dissipata nei seguenti due casi: i) A=0, B clock con frequenza 10MHz; ii) A clock con frequenza 10MHz, B=0.
d) Determinare il tempo di propagazione per l'uscita V_{o1} nel caso della transizione AB=10→AB=01 assumendo come soglia di commutazione $V_{DD}/2$.

Esercizio 3.



Si consideri la seguente catena di acquisizione per segnali di ingresso $V_s(t)$ aventi ampiezza compresa tra -0.5V e +0.5V.

Dati:
$|k_p|$=10mA/V^2, $|V_{Tp}|$=0.5V
R_s=100Ω, R=10kΩ
C_H=1nF

a) Si calcolino i valori limite dei livelli di controllo $V_{Gon}|_{max}$ (fase di sample) e $V_{Goff}|_{min}$ (fase di hold) da applicare al gate del pMOS desiderando che - durante la fase di sample - la tensione di *overdrive* dell'interruttore pMOS sia sempre maggiore di 1V (in modulo).
b) Si assuma che la fase di sample abbia durata di 5 µs e che i livelli di controllo applicati al gate del pMOS siano 0V e -3V. Tale durata e' compatibile con la richiesta che l'errore al termine della fase di sample risulti sempre inferiore a 1 LSB?
c) In quale fase (sample o hold) lo slew rate dell'A.O. puo' avere un impatto? Di conseguenza quale valore scegliereste per lo slew rate dell'A.O. e perchè?
d) Si assuma che la frequenza di campionamento sia 50 kHz e che la fase di sample abbia durata di 5 µs. Determinare l'effetto sulla tensione di uscita V_o delle correnti di bias dell'A.O. (10 nA, entranti) durante la fase di hold ed esprimerlo in unita' LSB.
e) Si assuma che sia presente la capacita' parassita C_p=0.1 pF (vedi figura). Se i livelli di controllo applicati al gate del pMOS sono 0V e -3V, calcolare il disturbo dovuto a C_p ed esprimerlo in unita' LSB. Tale effetto aumenta il valore della tensione su C_H o lo diminuisce?

FdE - Appello del 18/07/12

Traccia della soluzione

Es 1)

a) $V_G = \frac{V_{CC}}{R_1 + R_2} \cdot R_2 = 2{,}5V$ (V_{gate})

$I_D = K(V_G - I_D R_S - V_t)^2$ Sostituendo i valori numerici si trova

$I_D = \begin{cases} 1{,}3\ mA \rightarrow \text{no, MOS spento } (V_{source} = 2{,}6 > V_{gate}) \\ 0{,}75\ mA \quad OK \end{cases}$

$V_O = 1.5\ V$ $(= R_S \cdot I_D)$

$V_{DS} = 1{,}8\ V > V_{GS} - V_t = 0.5\ V$ MOS saturo

$g_m = 2K\ V_{OD} = 3\ mA/V$

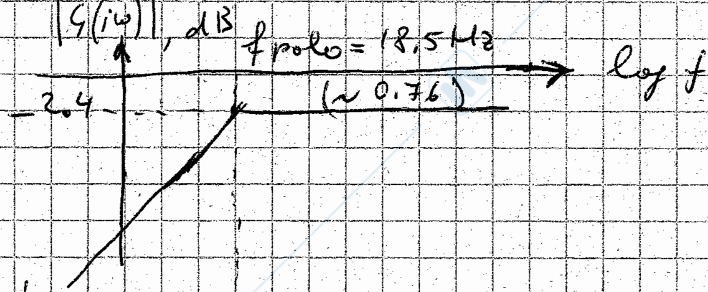
b) $V_O(s) = V_G(s) \frac{R_S}{1/g_m + R_S}$

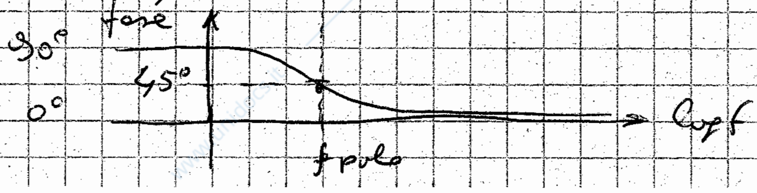
$V_G(s) = V_g(s) \cdot \frac{R_1 // R_2}{R_g + \frac{1}{sC_g} + R_1//R_2}$

$G(s) = \frac{V_O(s)}{V_g(s)} = \underbrace{\frac{g_m R_S}{1 + g_m R_S}}_{0{,}86} \frac{s C_g R_1//R_2}{1 + s C_g (R_1//R_2 + R_g)}$ Zero nell'origine

$f_{polo} = \frac{1}{2\pi C_g (R_1//R_2 + R_g)} = 18.5\ Hz$

$G(\infty) = \frac{g_m R_S}{1 + g_m R_S} \cdot \frac{R_1//R_2}{R_1//R_2 + R_g} = 0{,}86 \cdot \frac{7.6}{8.6} = 0.76$ $(\cong -2{,}4 dB)$

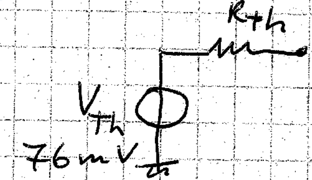




c) Il fronte del gradino viene trasmesso sul gate attenuato del fattore $\frac{R_1 // R_2}{R_g + R_1 // R_2} \simeq 0{,}88$ (per cui $V_G = 88\,mV$) e in uscita attenuato del fattore $G(\infty)$ calcolato prima ($= 0{,}76$) quindi $V_S = V_O = 76\,mV$. Da cui la v_{gs} di segnale sul fronte vale $v_{gs} = V_G - V_O = 12\,mV$

Essendo $V_{OD} = 0{,}5\,V$, vale la condizione $v_{gs} << 2 V_{OD}$ quindi il gradino di 100 mV è un piccolo segnale per questo circuito.

d) L'equivalente Thevenin è rappresentato dal circuito



dove V_{Th} è la tensione V_o, pari a $V_g \cdot G(\infty) = 0{,}76 \cdot V_g$: $V_{th} = 76\,mV$

R_{th} è la resistenza di uscita del circuito vista da V_o, quindi

$$R_{th} = 1/g_m // R_s = \frac{R_s}{1 + g_m R_s} = \frac{2}{1 + 3 \cdot 2} = \frac{2}{7} \simeq 285\,\Omega$$

ESERCIZIO 2

a)

A	B	V_{o1}	V_{o2}
0	0	V_{DD}	V_{DD}
0	1	V_{DD}	0
1	0	$\|V_{T,p}\|$	0
1	1	$V_{DD}/2$	0

b)

Dato che $k_n = k_p = k$ posso calcolare:

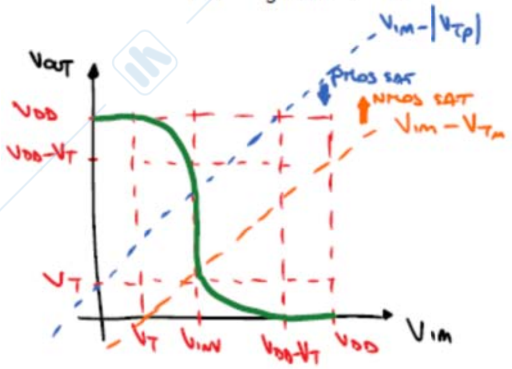
$$k_{n,eq} = 2k$$

$$k_{p,eq} = k/2$$

Dato che $V_{T,n} = |V_{T,p}| = V_T$ la soglia di inversione $V_{INV} = V_{IN} = V_{O2}$ la trovo uguagliando le correnti del pMOS equivalente e dell'nMOS equivalente:

$$I_{D,n,eq} = I_{D,p,eq}$$

$$V_{INV} = \frac{1}{3}(V_{DD} + V_T) = 1.27V$$



La corrente massima assorbita staticamente si ha per $V_{INV} = V_{IN} = V_{O2}$, con $I_{D,n,eq} = I_{D,p,eq} = 1{,}17mA$

c)

i) V_{o1} rimane fisso a V_{DD}

V_{o2} commuta da 0 a V_{DD} e viceversa ogni periodo

$$P = f_{ck} {V_{DD}}^2 C_2 = 544\mu W$$

ii) V_{o1} commuta da V_T a V_{DD} e viceversa ogni periodo

V_{o2} commuta da 0 a V_{DD} e viceversa ogni periodo

$$P = f_{ck} V_{DD} C_2 + f_{ck} V_{DD} (V_{DD} - V_T) C_1 = 92\mu W + 544.5\mu W = 636.5\mu W$$

d)

Calcolo approssimato:

AB=(10)→(01), quindi $V_{o1}(0+)=V_T$ → $V_{o1}(inf)=V_{DD}$

Per t=0+ il pMOS B e' spento, quindi tutta la corrente scorre nel pMOS A per caricare la capacita' C_1 da V_T a $V_{DD}/2$ (soglia di commutazione).

Per $V_{o1}>=V_T$ il pMOS A e' in zona ohmica per cui possiamo approssimarlo, per il tratto di carica di V_{o1} da V_T a $V_{DD}/2$, (soglia di commutazione) come la resistenza in zona ohmica (V_{DS}~0):

$$R_{MOS} = \frac{1}{2|k_p|(V_{DD} - V_T)} = 357\Omega .$$

Oppure, cercando una approssimazione migliore della caratteristica del pMOS nel tratto di transitorio considerato, si puo' considerare la seguente:

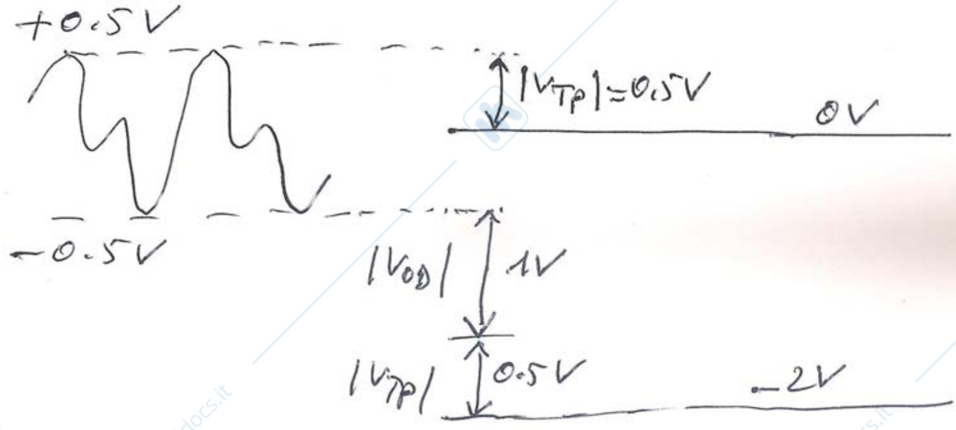
$$R_{MOS} = \frac{V_{DD} - V_T}{I_{Dsat,p,A}} = 714\Omega$$

$$V_{o1}(t) = (V_T - V_{DD})e^{-\frac{t}{R_{MOS}\cdot C_1}} + V_{DD}$$

$$t_{pd,(V_T \div V_{DD/2})} = -R_{MOS} \cdot C_1 \cdot ln\left(\frac{\frac{V_{DD}}{2} - V_{DD}}{V_T - V_{DD}}\right) = 377ps$$

ES. 3

a) V_{Gon}, V_{Goff}?



$\boxed{V_{Goff}|_{MIN} = 0V}$

$\boxed{V_{Gon}|_{MAX} = -2V}$

- Affinché pMOS sia OFF $\forall V_S(t)$:

$$V_{GS} \geq V_{Tp} \Rightarrow \boxed{V_{Goff}} \geq \overbrace{V_S(t)|_{max}}^{+0.5V} + V_{Tp} = +0.5V - 0.5V = \boxed{\emptyset V}$$

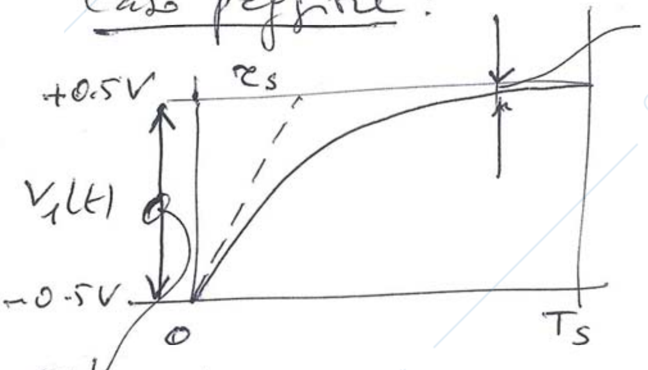
- Affinché pMOS sia ON, con $|V_{OD}| \geq 1V$ $\forall V_S(t)$:

$$V_{GS} \leq V_{OD} + V_{Tp} \Rightarrow \boxed{V_{Gon}} \leq \underbrace{V_S(t)|_{min}}_{-0.5V} + \underbrace{V_{OD}}_{-1V} + \underbrace{V_{Tp}}_{-0.5V} = \boxed{-2V}$$

b) $T_S = 5\mu s$, $V_{Gon} = -3V$, $V_{Goff} = \emptyset V$.

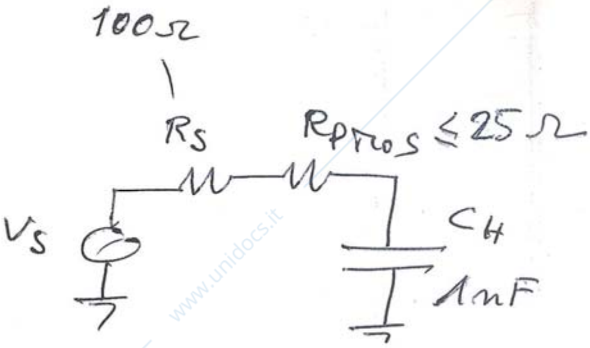
$$LSB_{ADC} = \frac{5V}{2^{12}} = \frac{5V}{4096} = \underline{1,22\ mV}$$

Caso peggiore:



$\Delta V_1|_{max} = 1V$

$\varepsilon = \Delta V_1\, e^{-t/\tau_S}$ (errore di sample)



$$\tau_S = C_H (R_S + R_{pMOS})$$

$$R_{pMOS} \leq \frac{1}{2|k_p| \cdot |V_{OD}|_{min}} = \frac{1}{2|k_p| \cdot |V_{GON} - V_{SMIN} - V_{Tp}|} = \frac{1}{2 \times 10\frac{mA}{V^2} \times 2V} = 25\,\Omega$$

da cui $\tau_S \le \underbrace{C_H}_{1nF}(100\Omega + 25\Omega) = \underline{125\,ns}$

Prendo $\tau_S = 125\,ns$ nel caso peggiore.

$$\Rightarrow \varepsilon(T_S)\Big|_{max} = \Delta V_1\Big|_{max} e^{-T_S/\tau_S} \le \frac{LSB_{ADC}}{2}$$

$$\downarrow$$

$$1V\, e^{-T_S/\tau_S} \le \frac{LSB_{ADC}}{2}$$

$$\downarrow$$

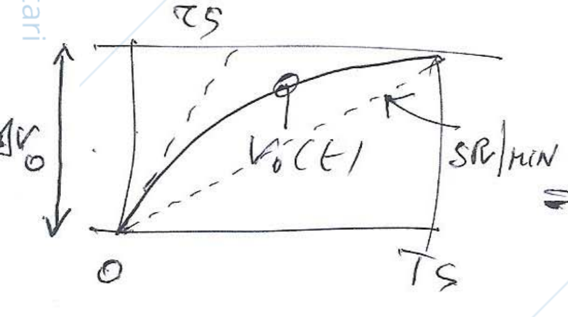
$$T_S \ge \tau_S \ln\left(\frac{2\times 1V}{LSB_{ADC}}\right) = \tau_S \ln\left(\frac{2\times 1V\times 4096}{5V}\right) \cong 7.4\,\tau_S$$

$\downarrow$ $T_S \ge 925\,ns$ sì, verificato! essendo $T_S = 5000\,ns$ l'errore di sample sarà sempre inferiore a 1 LSB.

c) SR

Lo SR dell'A.O. può avere un impatto durante la fase di sample, dove $V_0(t)$ può presentare derivate elevate.

Ricordando che il guadagno (ideale) dello stadio con A.O. è pari a 2, il caso peggiore è il seguente:



$$\Delta V_0\Big|_{max} = 2\cdot \Delta V_1\Big|_{max} = 2\times 1V = 2V$$

$$\Rightarrow \frac{dV_0}{dt}\Big|_{max} = \frac{2V}{\tau_S} = \frac{2V}{0.15\,\mu s} = \underline{13.3\,V/\mu s}$$

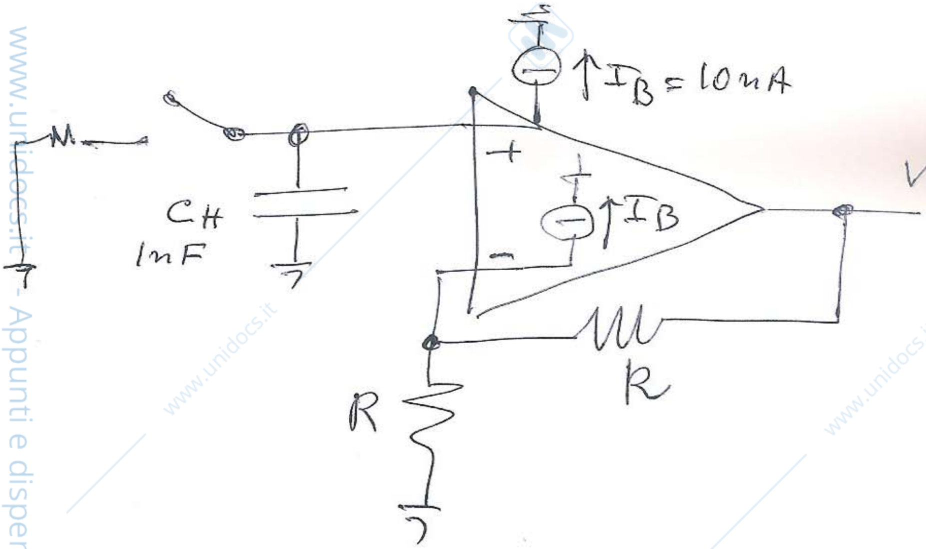
Quindi per $SR > 13.3\,V/\mu s$ non ci sono distorsioni del segnale $V_0(t)$ per cui non si verificano problemi.

In realtà, per evitare errori di conversione, è sufficiente poter completare la transizione più ampia (nel tempo T_S), il che richiede soltanto $SR \ge \frac{\Delta V_0|_{max}}{T_S} = \frac{2V}{5\,\mu s} = \underline{0.4\,V/\mu s}$.

d) $f_c = 50\,kHz$, $T_S = 5\mu s$

$\rightarrow T_C = \frac{1}{f_c} = \frac{1}{50\,kHz} = 20\mu s$

$\rightarrow T_H = T_C - T_S = \underline{15\mu s}$



<u>Circuito in fase di Hold</u>

- <u>Effetto di I_B^+</u>: tale corrente si integra sulla capacità C_H durante il tempo di Hold.

$\rightarrow \Delta V_1 = \frac{dV_1}{dt} \cdot T_H = \frac{-I_B}{C_H} T_H = -\frac{10 \cdot 10^{-9} A}{10^{-9} F} \times 15 \cdot 10^{-6} s =$

$= \underline{-1.5 \times 10^{-4} V}$

$\rightarrow \Delta V_0 = 2 \times \Delta V_1 = -3 \times 10^{-4} V = -\frac{3 \times 10^{-4} V}{1.22 \cdot 10^{-3} V} LSB \cong \boxed{-0.25\,LSB}$

- <u>Effetto di I_B^-</u>: ora abbiamo $V^+ = 0$.
  l'effetto di I_B^- è un termine costante durante il tempo di Hold.

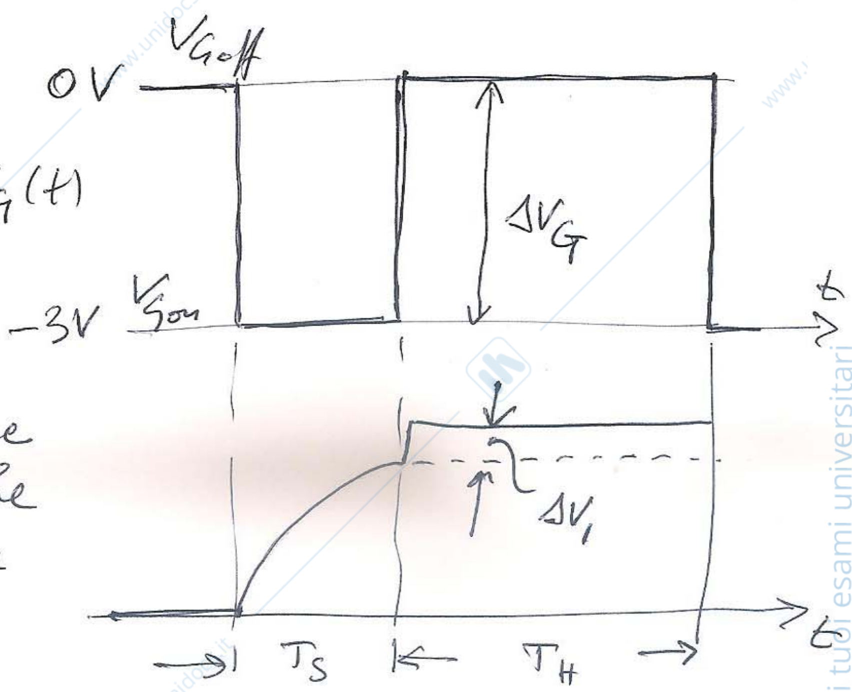
  $V_0|_{I_B^-} = R I_B = 10^4 \Omega \times 10 \cdot 10^{-9} A = 10^{-4} V \cong \boxed{0.08 \times LSB}$

I due effetti si sovrappongono (parziale compensazione).

e) $C_p = 0.1pF$

Durante il fronte positivo di V_G, si passa dalla fase di sample→hold.

A causa della presenza di C_p, una carica positiva viene iniettata da V_G a C_H che determina una variazione ΔV_1 positiva della V_1.



$$\rightarrow \Delta V_1 = \Delta V_G \frac{C_p}{C_p + C_H} = 3V \frac{0.1pF}{\cancel{0.1pF}+1000pF} \cong \frac{3V}{10^4} = 0.3mV$$

$$\boxed{\sim 0.49 \times LSB}$$